



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07120772 A**(43) Date of publication of application: **12.05.95**

(51) Int. Cl

G02F 1/1345(21) Application number: **05223623**(22) Date of filing: **08.09.93**

(30) Priority:

08.09.92	JP 04239698
28.06.93	JP 05157323
29.06.93	JP 05158610
29.06.93	JP 05158611
29.06.93	JP 05158612
29.06.93	JP 05158613
01.07.93	JP 05163645
01.07.93	JP 05163646
01.07.93	JP 05163647
01.07.93	JP 05163648
23.07.93	JP 05182924
12.08.93	JP 05200865
06.09.93	JP 05221389

(71) Applicant: **SEIKO EPSON CORP**

(72) Inventor:

**UCHIYAMA KENJI
KAMIMURA MASARU
YAMADA SHIGETOSHI
MARUYAMA KENICHI
MURAMATSU EIJI
MAEDA KINICHI
SAKURA SEIICHI
FURUICHI KAZUAKI
MOCHIZUKI HARUNORI**

(54) **LIQUID CRYSTAL DISPLAY DEVICE AND PACKAGING STRUCTURE OF SEMICONDUCTOR ELEMENT AND PACKAGING METHOD OF SEMICONDUCTOR ELEMENT AND ELECTRO-OPTIC DEVICE AND ELECTRONIC PRINTER**

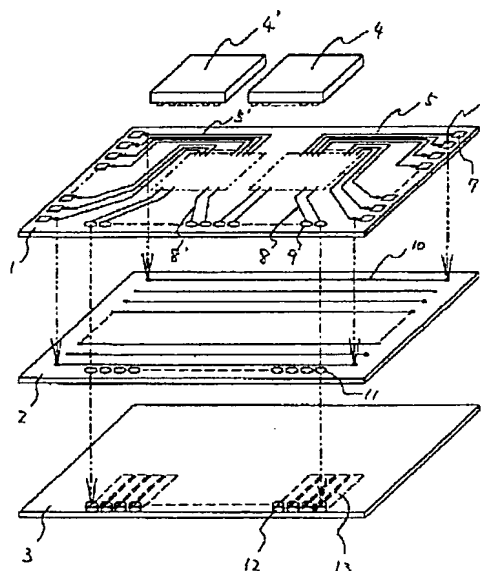
of the first layer 1 and the connecting terminals 13 of the third layer 3 are connected via through-holes 9, 11, 12 of the first, second and third layers.

COPYRIGHT: (C)1995,JPO

(57) Abstract:

PURPOSE: To provide the further inexpensive liquid crystal display device by making the ranges for mounting semiconductor chips for driving liquid crystals small, thin and compact.

CONSTITUTION: The semiconductor chips 4, 4' for driving liquid crystals are face down mounted on the front surface of a multilayered substrate. There are input wirings 5, 5' to these chips and output wirings 8, 8' from the chips 4, 4' on the surface. These input wirings 5, 5' are provided with lands 7 for connecting the multilayered substrates to each other. Connecting terminals 13 connected to the terminal of the liquid crystal panel exist on the rear surface of the multilayered substrate. At least one layer of intermediate layers (second layers 2) exist between the front surface and the rear surface thereof and bus wirings 10 exist on these intermediate layers. The bus wirings 10 and the input wirings 5, 5' of the first layer are connected via through-holes 6. The output wirings 8



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-120772

(43) 公開日 平成7年(1995)5月12日

(51) Int.Cl.⁶
G 0 2 F 1/1345

識別記号

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数44 O L (全 59 頁)

(21) 出願番号 特願平5-223623

(22) 出願日 平成5年(1993)9月8日

(31) 優先権主張番号 特願平4-239698

(32) 優先日 平4(1992)9月8日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平5-157323

(32) 優先日 平5(1993)6月28日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平5-158610

(32) 優先日 平5(1993)6月29日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 内山 憲治

長野県諏訪市大和3丁目3番5号セイコー
エプソン株式会社内

(72) 発明者 上村 優

長野県諏訪市大和3丁目3番5号セイコー
エプソン株式会社内

(72) 発明者 山田 滋敏

長野県諏訪市大和3丁目3番5号セイコー
エプソン株式会社内

(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

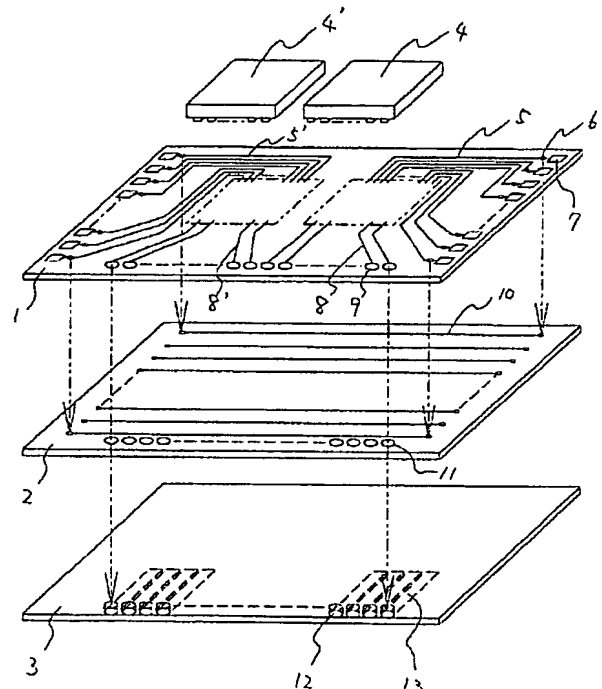
最終頁に続く

(54) 【発明の名称】 液晶表示装置および半導体素子の実装構造および半導体素子の実装方法および電子光学装置および電子印字装置

(57) 【要約】

【目的】 液晶駆動用半導体チップの搭載範囲を小さく、薄く、コンパクトにし、さらに安価な液晶表示装置を提供すること。

【構成】 液晶駆動用半導体チップ4、4'を多層基板表面にフェイスダウン搭載し、その表面にはそのチップへの入力配線5、5'と該チップ4、4'からの出力配線8、8'がある。また、その入力配線5、5'には多層基板間を接続するためのランド7が設けてある。多層基板の裏面には、液晶パネルの端子と接続される接続端子13がある。その表面と裏面との間に少なくとも1層の中間層(第2の層2)があり、その中間層にバス配線10がある。そのバス配線10と第1の層1の入力配線5、5'とはスルーホール6を介して接続されている。また第1の層1の出力配線8と第3の層3の接続端子13とは第1、2、および3の層のスルーホール9、11、12を介して接続されている。



【特許請求の範囲】

【請求項 1】液晶駆動用半導体チップを複数搭載した液晶表示装置において、液晶駆動用半導体チップを多層基板表面に実装し、少なくとも、そのチップへの入力配線パターンとそのチップからの出力配線パターンのある多層基板の表面と、裏面と、その表面と裏面との間に少なくとも 1 層の中間層を設け、その中間層にその入力配線またはその出力配線またはその両配線の一部を配線パターンとして備え、それぞれの配線をスルーホールを介して接続している多層基板をパネル端子に電氣的に接続し、かつ、その複数の多層基板間が導通接続手段により電氣的接続されていることを特徴とする液晶表示装置。

【請求項 2】請求項 1 記載の液晶駆動用半導体チップを多層基板表面に実装する手段として、フェイスダウボンディング、またはワイヤーボンディングを用いたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】請求項 1 記載の多層基板の出力端子とパネル端子の電氣的接続に異方性導電膜を用いたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】請求項 1 記載の多層基板の出力端子とパネル端子の電氣的接続に異方性導電接着剤を用いたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 5】請求項 1 記載の複数の多層基板間の導通手段として、ワイヤーボンディング、ヒートシール接続、またはフレキシブル基板接続を用いたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 6】請求項 1 記載の複数の多層基板間の導通手段として、パネル上の配線を用いたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 7】請求項 6 記載のパネル上の配線をパネル端子部とパネルセル内部に配置したことを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】請求項 6 記載のパネル上の配線と請求項 1 記載の多層基板の入力配線との接続と、請求項 1 記載の多層基板の出力配線とパネル端子との接続とを一括して行ったことを特徴とする請求項 6 記載の液晶表示装置。

【請求項 9】請求項 8 記載の接続を異方性導電膜で行ったことを特徴とする請求項 8 記載の液晶表示装置。

【請求項 10】請求項 8 記載の接続を異方性導電接着剤で行ったことを特徴とする請求項 8 記載の液晶表示装置。

【請求項 11】請求項 1 記載の多層基板に複数個の液晶駆動用半導体チップを実装したことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 12】請求項 9 記載の異方性導電膜として、導電粒子径よりも接着剤厚みを薄くした異方性導電膜を用いたことを特徴とする請求項 9 記載の液晶表示装置。

【請求項 13】請求項 10 記載の異方性導電接着剤として、導電粒子径よりも接着剤厚みを薄くした異方性導電接着剤を用いたことを特徴とする請求項 10 記載の液晶

表示装置。

【請求項 14】表示基板上行電極群と列電極群を設け、該電極群に表示用駆動信号を半導体素子から供給してカラー画素表示する液晶表示装置において、バスラインおよび接続端子を形成した多層基板に半導体素子を実装し、各カラー電極毎に独立した半導体素子の出力配線を表示基板より導出した電極端子に接続したことを特徴とする液晶表示装置。

10 【請求項 15】半導体素子が多層基板表面に実装されていることを特徴とする請求項 14 記載の液晶表示装置。

【請求項 16】半導体素子形状が棒状でかつ入出力端子が平行に対向する長辺に形成された半導体素子が多層基板に実装されていることを特徴とする請求項 14 記載の液晶表示装置。

【請求項 17】少なくとも 1 辺に出力端子を装備し、少なくともその主たる出力端子辺と対向する辺に入力端子を装備する半導体素子を用い、少なくとも出力配線パターンおよび入力配線パターンを装備した多層基板の所定のパターン上に該半導体素子を実装する実装構造において、該半導体素子を実装した該多層基板の端子にバンプが形成されてなり、他の電子素子と接続されたことを特徴とする半導体素子の実装構造。

20 【請求項 18】少なくとも 1 辺に出力端子を装備し、少なくともその主たる出力端子辺と対向する辺に入力端子を装備する半導体素子を用い、少なくとも出力配線パターンおよび入力配線パターンを装備した多層基板の所定のパターン上に該半導体素子を実装する実装構造において、該半導体素子を実装した該多層基板の端子にバンプを形成し、他の電子素子と電氣的接続したことを特徴とする半導体素子の実装方法。

30 【請求項 19】請求項 17 の半導体素子の実装構造を用いたことを特徴とする電子光学装置。

【請求項 20】請求項 17 の半導体素子の実装構造を用いたことを特徴とする電子印字装置。

【請求項 21】少なくとも 1 辺に出力端子を装備し、少なくともその主たる出力端子辺と対向する辺に入力端子を装備する半導体素子を用い、少なくとも出力配線パターンおよび入力配線パターンを装備した多層基板の所定のパターン上に該半導体素子を実装する実装構造において、該半導体素子を実装した該多層基板の側面部に端子を形成し、その端子を用いて該多層基板平面と電子素子平面がほぼ垂直に位置するように該多層基板を該電子素子に実装したことを特徴とする半導体素子の実装構造。

【請求項 22】請求項 21 の半導体素子の実装構造で多層基板と電子素子の接続に異方性導電膜を用いたことを特徴とする請求項 21 記載の半導体素子の実装構造。

【請求項 23】請求項 21 の半導体素子の実装構造を用いたことを特徴とする電子光学装置。

40 【請求項 24】請求項 21 の半導体素子の実装構造を用いたことを特徴とする電子印字装置。

【請求項 25】半導体素子を多層基板表面に実装し、その半導体素子への入力配線パターンとその半導体素子からの出力配線パターンのある多層基板の表面と、外部端子と接続される出力端子を持つ裏面と、その表面と裏面との間に少なくとも 1 層の中間層を設け、その中間層にその入力配線またはその出力配線、またはその両配線の一部を配線パターンとして備え、それぞれの配線をスルーホールを介して接続している多層基板からなる半導体素子において、多層基板の少なくとも第一層目に半導体素子を実装するための開口部が設けてあることを特徴とする多層基板。

【請求項 26】請求項 25 記載の半導体素子を多層基板表面に実装する手段として、多層基板の第一層目に設けた開口部を通過して、第二層目の表面にフェイスダウンボンディングを用いて実装したことを特徴とする半導体素子の実装方法。

【請求項 27】請求項 25 記載の半導体素子を多層基板表面に実装する手段として、多層基板の第一層目に設けた開口部を通過して、第二層目の表面に位置した半導体素子と多層基板とをワイヤーボンディングを用いて実装したことを特徴とする半導体素子の実装方法。

【請求項 28】請求項 26 記載の半導体素子の実装された多層基板を、複数個使用する場合に必要となる入力信号のバス配線を FPC を用いて一括で行うことを特徴とする半導体素子の実装方法。

【請求項 29】請求項 27 記載の半導体素子の実装された多層基板を、複数個使用する場合に必要となる入力信号のバス配線を FPC を用いて一括で行うことを特徴とする半導体素子の実装方法。

【請求項 30】請求項 26 記載の半導体素子の実装された多層基板を、複数個使用する場合に必要となる入力信号のバス配線を、複数個の開口部を設けた FPC 基板で行うことを特徴とする半導体素子の実装方法。

【請求項 31】請求項 27 記載の半導体素子の実装された多層基板を、複数個使用する場合に必要となる入力信号のバス配線を、複数個の開口部を設けた FPC 基板で行うことを特徴とする半導体素子の実装方法。

【請求項 32】請求項 26 記載の半導体素子の実装された多層基板を、複数個使用する場合に必要となる入力信号のバス配線を、ワイヤーボンディングで行うことを特徴とする半導体素子の実装方法。

【請求項 33】請求項 27 記載の半導体素子の実装された多層基板を、複数個使用する場合に必要となる入力信号のバス配線を、ワイヤーボンディングで行うことを特徴とする半導体素子の実装方法。

【請求項 34】請求項 28、29、30、31、32、33 いずれか 1 項記載の半導体素子の実装方法を用いた電子光学装置。

【請求項 35】請求項 28、29、30、31、32、33 いずれか 1 項記載の半導体素子の実装方法を用いた

電子印字装置。

【請求項 36】請求項 1 記載の多層基板において、多層基板を構成する辺の少なくとも一部に凸部または凹部を設けたことを特徴とする液晶表示装置。

【請求項 37】請求項 1 記載の多層基板において、その任意の層を他の層より小さくしたことを特徴とする液晶表示装置。

【請求項 38】請求項 1 記載の多層基板に取り付け穴を設けたことを特徴とする液晶表示装置。

10 【請求項 39】請求項 1 記載の多層基板に取り付け用切り欠きを設けたことを特徴とする液晶表示装置。

【請求項 40】液晶駆動用半導体チップを複数搭載した液晶表示装置において、外部回路との接続端子と、回路を形成する配線パターンと、液晶パネルとの接続端子と、液晶駆動用半導体チップと電源回路を構成する電子部品とを搭載する面を多層基板の上下に持ち、そのほかに少なくとも 1 層の中間層を設け、その中間層に多層基板の上下の面の配線パターンと接続される配線パターンを備え、電源回路と液晶駆動用半導体チップを搭載した多層基板をパネル端子に電気的に接続したことを特徴とする液晶表示装置。

【請求項 41】請求項 1 記載の液晶表示装置を構成する 2 枚の透明基板間に、液晶を挟持してなる液晶表示パネルにおいて、一方の透明基板上の電極を他方の透明基板上に形成した接続端子パターンに接続し、液晶駆動回路との接続端子が他方の透明基板上にのみ形成されていることを特徴とする液晶表示装置。

【請求項 42】液晶表示装置を構成する 2 枚の透明基板のうち、一方の透明基板上の電極を他方の透明基板に接続し、液晶駆動回路との接続端子が他方の透明基板上にのみ形成されている請求項 41 記載の液晶表示パネルにおいて、一方の透明基板上の電極を他方の透明基板上に接続する部材として、2 枚の透明基板の間に挟持される液晶を封入するシール材を兼ねた導電材を用いたことを特徴とする液晶表示装置。

【請求項 43】請求項 41 及び 42 記載の液晶表示装置における液晶表示パネルの、X 側駆動回路と Y 側駆動回路とが接するコーナー部に、X 側駆動回路と Y 側駆動回路とを接続するための基板を設置したことを特徴とする液晶表示装置。

【請求項 44】請求項 41 及び 42 記載の液晶表示装置において、請求項 40 記載の、電源回路と液晶駆動回路を搭載した多層基板を用いたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶駆動用半導体チップを複数搭載した液晶表示装置に関するものである。

【0002】

50 【従来技術】従来の液晶表示装置における液晶駆動用

5

ドライバー IC の搭載について、図 106、図 107、図 108、図 109 を用いて説明すると、ドライバー IC 50041 はテープキャリアパッケージ（以下 T C P という）50042 に搭載され、パネル 16 と接続部材 19 を介して接続されている。T C P 50042 におけるドライバー IC 50041 への入力配線 50044 とドライバー IC 50041 からの出力配線 50045 は 50042 の同一基板面上にあり、パネル 16 との接続はその T C P 50042 基板面上の出力配線パターン 50045 の先端部 50046 とパネル端子 18 とを接続部材 19 を使って接続されている。

【0003】また、他の従来の液晶表示装置における液晶駆動用ドライバー IC の搭載について、図 106、図 107、図 108、図 109、図 110、図 111 を用いて説明すると、ドライバー IC 50041 は T C P 50042 に搭載され、パネル 16 と異方性導電膜 50049 を介して接続されている。T C P 50042 におけるドライバー IC 50041 への入力配線 50044 とドライバー IC 50041 からの出力配線 50045 は T C P 50042 の同一基板面上にあり、パネル 16 との接続はその T C P 50042 基板面上の出力配線パターン 50045 の先端部 50046 とパネル端子 50018 とを異方性導電膜 50049 を使って接続されている。この異方性導電膜 50049 は主に導電粒子 50050 と接着剤 50051 より構成されていて、接着剤 50051 の厚み (H) は導電粒子 50050 の粒子径 (D) より大きくなっている。これにより、T C P 50042 の端子の先端部 50046 の厚み (K) が導電粒子 50050 の粒子径 (D) より大きい場合には図 111 のような接続状態になり、導電粒子がつぶされ導通がとれている。しかし、図 112 のように接続端子 13 の厚み (k) が導電粒子 50050 の粒子径 (D) より薄い場合には、異方性導電膜 50049 では接着剤 50051 が十分に排除されなくて導電粒子 50050 による電氣的接続がうまくとれないという不都合を生じている。

【0004】また、ドライバー IC 50041 への入力配線 50044 は入力信号と電源等を供給する他の別の基板（以下バス基板という）50043 と半田付けによって接続されている。このバス基板 50043 は 2 層基板になっていてバス配線のクロス配線を可能にしている。ただし、図では配線および接続部の詳細は省略してある。ここで、図 108 にあるように T C P 50042 の大部分およびバス基板 50043 がパネル外形より外側にあり、半導体チップ実装に関わるエリアが広がっている。また、バス基板が別部品として必要であり、コスト高になっている。また、図 109 を用いて C O G (C h i p O n G l a s s) 方式について説明する。図 109 は C O G 方式による半導体チップの実装部分の主要部分の断面図である。パネル基板上にバス配線

6

50048 を設置しようとするれば、液晶駆動用のドライバー IC 50041 への入力配線 50047 とのクロス配線をパネル基板上で行わなければならない。また、配線は A u、N i 等の金属膜薄膜を使うため、抵抗値を下げるために配線幅を広く取る必要がある。したがって、半導体チップ実装に関わるエリアが広くなり、さらに、金属薄膜で、かつクロス配線処理をするために非常にコスト高となる。

【0005】従来の液晶表示装置は、行電極と列電極とから成るマトリクス電極によって表示画素が構成され、液晶表示素子の周辺部に配置した T A B (T a p e A u t o m a t e d B o n d i n g) 実装された半導体素子の表示用駆動信号を表示素子の電極端子に異方性導電接着材あるいは導電ゴムコネクタにより接続し、供給している。

【0006】図 113、図 114 は T A B 実装された半導体素子を液晶表示素子に接続した液晶表示装置の実装構造の一例を示すものである。

【0007】図において、液晶駆動用の T C P 50151 は、可とう性配線部材 50152 上に液晶駆動用の半導体素子 111 がいわゆる T A B 方式で実装されている。そして、該 T C P 50151 の一辺に設けられた T C P 出力端子 50153 を、液晶表示体 110 の端子部に異方性導電接着材 115 で接続し、その他の辺に設けられた T C P 入力端子 50154 と駆動制御回路基板 50155 は半田付けにより接続されている。

【0008】また、従来の液晶表示装置における液晶表示パネルは、図 116、及び図 116 の E - F における断面図である図 117 に示すように、液晶を挟み込む 2 枚の透明基板のうち、例えばコモン電極（以下 C O M という）側透明基板 502 の長さを、セグメント電極（以下 S E G という）側透明基板 501 よりも長くし、かつ、C O M 側透明基板 502 の幅よりも S E G 側透明基板 501 の幅の方が広くなるようにして、2 枚の透明基板 502、及び 501 を重ね合わせてシール剤 508 によって液晶を封入し、それぞれ他方と重なっていない部分まで S E G 側透明基板 501 上に形成された S E G 透明電極 505、および C O M 側透明基板 502 上に形成された C O M 透明電極 506 を延ばし、これを液晶駆動回路との接続端子としていた。

【0009】また、従来の液晶表示装置は、T C P 上に実装された液晶駆動用半導体チップに画像信号および電源を供給する電源回路が、図 106 に示す C O M 側バス基板 50052 上に形成されるか、または別体の電源回路基板を構成し、テープ電線などを用いて半田付けで C O M 側バス基板 50052 と接続する構成となっていた。

【0010】

【発明が解決しようとする課題】しかしながら、上記従来技術はドライバー IC に入力信号と電源等を供給する

別の配線基板（バス基板）が必要であったり、金属薄膜のクロス配線が必要であったり、また搭載範囲もかなり広くなり、安価で、コンパクトな液晶表示装置を提供することが難しいという欠点を有していた。

【0011】そこで、本発明は上記欠点を解決するためになされたものである。

【0012】その目的とするところはその液晶駆動用半導体チップの搭載範囲を小さく、薄く、コンパクトにし、さらに安価な液晶表示装置を提供することである。

【0013】また、上記従来技術は液晶駆動用半導体素子111をTAB実装法により半導体素子単品毎のTCP形態にして液晶表示素子110の電極端子に列順（画素に並列でかつ順番）に接続する。そして、TCP相互の接続と、液晶駆動電源および制御信号（以下バスラインという）を供給するため駆動制御回路基板50155に接続する。

【0014】このような実装構造による液晶表示装置の場合、特にカラー表示装置においては白黒表示と同一の解像度を得るためには3倍の画素密度が必要となるためTCPの必要数も3倍になる。これに伴いTCP相互接続本数が増加し接続信頼性が低下する。また駆動制御回路基板50155の配線ルールが端子数が増えることにより細密になり、基板を多層化せざるをえなくなるため、液晶表示装置が小型化できないばかりでなく、部品点数が増え高額なものになる。

【0015】さらに、図115は特開平2-214826号公報に開示された従来のカラー液晶表示装置の構造を示す図であり、カラー表示の画素増に対応するためTCP50151-1〜50151-3を三段重ねて実装しているが駆動制御回路基板50155への接続箇所は図98構造と同一であり画素密度が増えることにより接続本数が増え接続不良が低減できない。またTCPの多段重ねをすることにより厚さ方向に半導体素子の出っ張りが生じ小型化できない等の課題があった。

【0016】そこで、本発明は上記の欠点を解決するためのもので、その目的とするところは高精細かつ高密度画素のカラー液晶表示装置であつても廉価でしかも小型化ができる構造をもつ液晶表示装置を提供することである。

【0017】また、上記従来技術は、図106、図107、図108、図116、および図116の断面図である図117に示すように、液晶509を挟み込む2枚の透明基板、例えばSEG側透明基板501およびCOM側透明基板502の両方に、それぞれに対応するTCP50042を実装する端子があるため、TCP50042をCOM側透明基板502、およびSEG側透明基板501に接続する際、まずSEG側透明基板501にTCP50042を実装し、COM側透明基板502およびSEG側透明基板501からなる液晶表示パネル16を裏返した後に、COM側透明基板502にTCP50

042を実装しなければならなかった。また、TCP50042を実装した後、COM側透明基板502およびSEG側透明基板501の端子部の透明電極が露出した部分を保護するために紫外線硬化型樹脂のモールド21を塗布するが、SEG側TCPの側を塗布した後に裏返してCOM側TCPの側を塗布しなければならないため、SEG側TCPの側に塗布した紫外線硬化型樹脂のモールド21がたれないようにするために、SEG側TCPの側に紫外線硬化型樹脂のモールド21を塗布した後これを硬化し、その後裏返してCOM側TCPの側に紫外線硬化型樹脂のモールド21を塗布し、硬化させるか、あるいは紫外線硬化型樹脂のモールド21自体をたれの少ないものにするなどの工夫が必要であった。このため、工程が複雑になるとともに、製造装置、および製品のコストアップの原因となっていた。この不具合を回避する先行技術として実開昭63-62823号公報、および特開平3-233519号公報に開示されているように、SEG電極を設けた上基板と、SEG電極と対向し、かつ交差する方向に伸びるCOM電極を設けた下基板とを貼り合わせ、上下両基板の隙間に液晶を充填してなる液晶表示素子において、上基板を下基板より大きく形成し、上基板にはSEG電極端子を設けるとともに、このSEG電極端子が設けられたと同じ上基板の表面側に、下基板のCOM電極に対応する位置にCOM電極端子を設け、上基板と下基板との隙間の、液晶を封入するシール材の外側（液晶のない側）に配設した導電材で、下基板のCOM電極と上基板のCOM電極端子とを接続することを提案している。しかしながら、これらの先行技術では下基板の電極と上基板の電極端子とを接続する導電材が液晶を封入するシール材の外側、すなわち液晶のない側にあるため、導電材が直接空気に触れて腐食する、あるいは液晶表示装置製造工程における薬品類の使用による導電材の腐食などの不具合を生じやすい。またこれを防止するために樹脂モールドなどで保護するにも、導電材の周囲に空間が生じやすく、樹脂等が導電材の周りを完全に囲み、導電材と空気あるいは導電材と薬品などとの接触を完全に遮断することが困難であるという問題があった。

【0018】さらに、従来の液晶表示装置は、電源回路が別体になっているため、これを接続する工程が必要であるほか、電源回路と液晶表示装置とを接続する電線が長くなりやすく、電源、及び画像信号に外部からノイズが侵入しやすくなるなどの欠点があった。

【0019】本発明は上記欠点を解決し、液晶表示装置の製造工程の単純化及び自動化を可能とし、表示品位が高く、コンパクトで、かつ安価な液晶表示装置を提供することを目的とする。

【0020】

【課題を解決するための手段】本発明の液晶表示装置は、液晶駆動用半導体チップを多層基板表面に実装し、

少なくとも、そのチップへの入力配線パターンとそのチップからの出力配線パターンのある多層基板の表面と、液晶パネルの端子と接続される端子を持つ裏面と、その表面と裏面との間に少なくとも1層の中間層を設け、その中間層にその入力配線またはその出力配線またはその両配線の一部を配線パターンとして備え、それぞれの配線をスルーホールを介して接続している多層基板をパネル端子に電気的に接続し、かつ、その複数の多層基板間が導通接続手段により電気的接続されていることを特徴とする。

【0021】また、本発明の液晶表示装置は、電源回路と液晶駆動用集積回路を搭載した多層基板を用いたことを特徴とする。

【0022】また、本発明の液晶表示装置は、液晶表示パネルを構成する2枚の透明基板のうちの一方の透明基板上の電極が他方の透明基板上の電極に接続され、他方の透明基板にのみ液晶駆動回路を接続するための接続端子が形成されていることを特徴とする。

【0023】また、本発明の液晶表示装置は、液晶表示パネルを構成する2枚の透明基板のうち、一方の透明基板上の電極を他方の透明基板の電極に接続し、他方の透明基板にのみ液晶駆動回路を接続するための接続端子が形成されている液晶表示パネルにおいて、一方の透明基板上の電極を他方の透明基板上の電極に接続する手段として、2枚の透明基板の間に挟持される液晶を封入するシール材を兼ねた導電材を用いていることを特徴とする。

【0024】また、本発明の液晶表示装置は、液晶表示パネルの、X側駆動回路とY側駆動回路とが接するコーナー部に、電源及び信号を供給するための基板を設置したことを特徴とする。

【0025】

【作用】本発明における液晶表示装置の構成によれば、バスラインおよび接続端子を多層基板に形成しそこに複数の半導体素子を実装し表示素子の電極に接続することで、駆動制御回路基板が不要になると同時に半導体素子の相互接続本数が削減できるため信頼性が向上し、装置の小型化が可能になる。

【0026】

【実施例】

【実施例1】以下本実施例を図1、図2、図3、図4を用いて説明する。

【0027】図1は本発明の液晶表示装置において、液晶駆動用半導体チップを多層基板表面にフェイスダウンボンディングした一実施例の多層基板を分解して示した斜視図である。

【0028】1、2、3は本実施例の多層（3層）基板の各層で、1は第1の層、2は第2の層、3は第3の層であり、液晶駆動用半導体チップ4は公知の方法（例えば、半導体のAuバンプをAgペーストを用いて基板に

接続する方法、または異方性導電膜を用いる方法、半田バンプを用いるフリップチップ方法等）により第1の層1の表面にフェイスダウンボンディングされている。ボンディング後は、液晶駆動用半導体チップ4の周囲および液晶駆動用半導体チップ4と第1の層1の表面との間は腐食防止および補強のためにモールド20を施してある。このモールド材として、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物であり、溶剤タイプ、熱硬化タイプ、光硬化タイプ等またはそれらの併用タイプである。第1の層1の表面には、液晶駆動用半導体チップ4の入力パッドに対応する入力配線5がパターンニングされている。また、入力配線5はスルーホール6を介して第2の層2のバス配線10に接続されている。さらに、入力配線5の先端には隣接の他の同様な多層基板とワイヤーボンディングするためのランド7が形成されている。

【0029】また、第1の層1の表面には、液晶駆動用半導体チップ4の出力パッドに対応する出力配線8がパターンニングされている。ここで、液晶駆動用半導体チップ4の出力パッドピッチよりパネルの端子ピッチの方が大きいため、それぞれの出力パッドとパネルの端子が対応するように第1の層1上でパターンを広げて配線されている。さらに、出力配線8の先端にスルーホール9を形成し、第2の層2のスルーホール11を通り、第3の層3のスルーホール12を介してパネルとの接続端子13に接続している。

【0030】なお、第1の層1、第2の層2、第3の層3の各層はアルミナ基材の低温同時焼成セラミック基板である。厚みはそれぞれ0.25mmのものを使用した。入力配線5、出力配線8、バス配線10はAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。また、スルーホール6、9、11、12も同様にAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。また、ランド7、接続端子13も同様にAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。それらはそれぞれの層毎に公知の印刷方式によりパターンニングされ、各層を重ね合わせ、焼成して一体化し完成している。それぞれのパターンニング焼成された金属の厚みは通常0.001mmから0.05mm程度であるが、抵抗値を下げるために0.05mmから0.2mm程度にしてもよい。

【0031】ただし、第1の層1の表面の入力配線5、ランド7、出力配線8および第3の層3の裏面の接続端子13は配線ピッチ、寸法精度等によっては、Au、Ag、AgPd、Cu等の金属ペーストの全面印刷後、フォトリソ等によってパターン形成してもよい。この時のパターン厚みは0.001mmから0.2mm程度である。または印刷方式ではなくAu、Ag、Cu等の蒸着、またはスパッタ等による薄膜形成後、フォトリソ、メッキ等の工程によってパターン形成してもよい。この

時のパターン厚みは0.0005mmから0.1mm程度である。

【0032】焼成後のセラミック基板は温度、湿度に対して寸法安定性が優れているため、液晶駆動用半導体チップ4と多層基板14との接続部分、および多層基板14の接続端子13とパネル端子18との接続部分の接続信頼性が高い。

【0033】また、第1の層1、第2の層2、第3の層3の各層は別の素材として、ガラス繊維とエポキシ系樹脂の複合素材であるガラスエポキシ板を使用してもよい。ここで、ガラスエポキシ板の厚みは0.1mmのものを使用したが、0.05mmから0.8mm程度の厚みのものが使用できる。入力配線5、出力配線8、バス配線10、ランド7、および接続端子13はそれぞれの層毎に公知のサブトラクティブ法やアディティブ法により銅等の金属をパターンニングし、スルーホール6、9、11、12は銅等の金属を公知のメッキ法等により、各層毎、または各層を重ね合わせて形成する。パターンニングされた金属の厚みは0.001mmから0.035mm程度であるが、低抵抗化や大電流化に対応するため、0.035mmから0.2mm程度にしてもよい。それぞれの配線入力配線5、出力配線8、バス配線10、ランド7、接続端子13、スルーホール6、9、11、12の表面は、Ni、Au、Cr、Co、Pd、Sn、Pb、In等の単独または複数の組み合わせのメッキ処理を施してもよく、メッキ厚みは0.00005mmから0.05mm程度である。ガラスエポキシ板を使用すると、前記セラミック基板より厚みを薄くでき、また、使用材料、製造工程等が一般的であり安価になる。そのほかに、ガラス繊維のほかにアラミド繊維またはそれらの混合素材等と、エポキシ系樹脂のほかにポリイミド系樹脂またはBT（ビスマレイド・トリアジン）樹脂等との複合素材を使用してもよい。

【0034】さらにまた、第1の層1、第2の層2、第3の層3の各層は別の素材として、ポリイミド（PI）、ポリエチレンテレフタレート（PET）、ポリエーテルサルフオン（PES）、ポリカーボネート（PC）、ポリエステル（PS）、三酢酸セルロース（TAC）、ポリサルフオン（PS）、アクリル、エポキシ、ポリエーテルエーテルケトン（PEEK）、ポリアリレート等の単独またはそれらのいくつかを複合化した有機樹脂フィルムを使用してもよい。ここで、有機樹脂フィルムの厚みは0.025mmのポリイミドフィルムを使用した、フィルムの厚みは0.001mmから0.5mm程度のものを使用できる。入力配線5、出力配線8、バス配線10、ランド7、および接続端子13はそれぞれの層毎に公知のサブトラクティブ法やアディティブ法により銅等の金属をパターンニングし、スルーホール6、9、11、12は銅等の金属を公知のメッキ法等により、各層毎、または各層を重ね合わせた後形成する。

また、銅等の金属箔にPIコート（公知のキャストニング法等）したものを同様にパターンニングし、積層してもよい。パターンニングされた金属の厚みは0.001mmから0.035mm程度であるが、低抵抗化や大電流化に対応するため、0.035mmから0.2mm程度にしてもよい。それぞれの配線5、8、10、ランド7、接続端子13、スルーホール6、9、11、12の表面は、Ni、Au、Cr、Co、Pd、Sn、Pb、In等の単独または複数の組み合わせのメッキ処理を施してもよく、メッキ厚みは0.0001mmから0.05mm程度である。有機樹脂フィルムを使用すると、前記セラミック基板、ガラスエポキシ板等より厚みを薄くでき、パネル端子18との接続部材19による接続を容易にし、接続信頼性、接続工程を簡略化できる。

【0035】図2は図1に示した一実施例の多層基板を液晶表示パネルに接続した一実施例を示す。

【0036】図3は図2の接続部の主要部分を拡大して示す。

【0037】図4は図2の接続部の主要部分の断面を示す。

【0038】液晶表示式のパネル（例えば640*480ドット表示）16に図1に示した一実施例の多層基板14をX側に16個、Y側に5個をそれぞれパネル端子18に接続してある。ただし、図2ではX側の12個とY側の5個は表示していない。多層基板14の端子13とパネル端子18は、接続部材19によって接続が取られている。接続部材19は電気的接続を確保していると同時にある程度多層基板14のパネルへの固定も兼ねている。

【0039】ここで使用する接続部材19は異方性導電膜であり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電膜をパネル端子18と多層基板14の接続端子13との間に配置し、異方性導電膜に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板14に押し当てることによって硬化接続される。また、この異方性導電膜にUV硬化性タイプを使った場合には加圧ヘッドを多層基板14に押し当て、パネル端子18（ガラス側）側からUV照射して硬化させる。

【0040】他の接続部材として、異方性導電接着剤が

あり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電接着剤は液状、またはペースト状であり、印刷方法、ディスペンサを使ったディスペンサ方法等の公知の方法により、パネル端子18の接続部分に配置する。異方性導電接着剤に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板14に押し当てることによって硬化接続される。また、この異方性導電接着剤にUV硬化性タイプを使った場合には加圧ヘッドを多層基板14に押し当て、パネル端子18（ガラス側）側からUV照射して硬化させる。

【0041】また、パネル端子18の露出部分を腐食から守るために、モールド21が施されている。合わせてモールド21は多層基板14をパネルに固定する役割も持っている。このモールド材は、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物等であり、溶剤タイプ、熱硬化タイプ、光硬化タイプ等またはそれらの併用タイプである。

【0042】隣接する多層基板14間のバス配線の接続は、ランド7を介してワイヤー15によってワイヤーボンディングされている。ワイヤー15として、Au、Al、Cu等の金属またはそれらの金属の合金（Be、Si、Mg等を含有するものも含む）を使用できる。ワイヤーボンディングされる幅は多層基板の幅以内に納まり、図4に示すようにパネル16の外形以内に納まるようにコンパクトに搭載される。

【0043】また、ここで使用する接続部材19は図21に示すような異方性導電膜でもよく、主に導電粒子32と接着剤33より構成されていて、接着剤33の厚み（h）は導電粒子32の粒子径（d）より薄くなっている。また、図22に示すように異方性導電膜31がセパレータ34（テフロン、PET等のシート（フィルム）、紙等）の上に形成されたものでもよい。この導電粒子32は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独または複数の混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、Au、Cu、Fe等の単独または複数のメッキをした粒子、カーボン粒子等であり、粒子径（d）は0.001mmから0.020mm程度のものである。また、この接着剤27はスチレンブタジエンスチレン（SBS）系、エポキ

シ系、アクリル系、ポリエステル系、ウレタン系等の単独、または複数の混合または化合物の接着剤であり、厚み（h）は0.0005mmから0.018mm程度である。

【0044】この異方性導電膜31をパネル端子18と多層基板14の接続端子13との間に配置し、異方性導電膜31に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプの接着剤を使った場合には加熱加圧ヘッドを多層基板14に押し当てることによって硬化接続される。また、異方性導電膜31にUV硬化性タイプの接着剤を使った場合には加圧ヘッドを多層基板14に押し当て、パネル端子18（ガラス側）側からUV照射して硬化させて接続している。多層基板14の接続端子13の厚み（k）が導電粒子32の粒子径（d）より薄い場合（特に接続端子ピッチが0.1mm以下の場合に顕著である）においても、接着剤33が十分に圧着時に排除され、パネル端子18と多層基板14の接続端子13が導電粒子32によって確実に電氣的に接続されている（図24参照）。この接続状態を接着剤33が保持し、十分な接続信頼性を確保している。

【0045】他の接続部材として、図23に示すように導電粒子32と接着剤33を含む液状、またはペースト状の異方性導電接着剤35を印刷方法、ディスペンサを使ったディスペンサ方法等の公知の方法により、パネル端子18の接続部分に配置する。この時、異方性導電接着剤35の粘度、チキソ性等を制御して、接着剤33の厚み（h）が導電粒子32の粒子径（d）より薄くなるようにし、上記異方性導電膜の圧着接続と同様な方法により、図24に示すように接続信頼性の高い接続ができる。

【0046】また、パネル端子18の露出部分を腐食から守るために、モールド21が施されている。合わせてモールド21は多層基板14をパネルに固定する役割も持っている。このモールド材としては、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物であり、溶剤タイプ、熱硬化タイプ、光硬化タイプまたはそれらの併用タイプである。

【0047】隣接する多層基板14間のバス配線の接続は、ランド7を介してワイヤー15によってワイヤーボンディングされている。ワイヤー15として、Au、Al、Cu等の金属またはそれらの金属の合金（Be、Si、Mg等を含有するものも含む）を使用できる。ワイヤーボンディングされる幅は多層基板の幅以内に納まり、図4に示すようにパネル16の外形以内に納まるようにコンパクトに搭載される。

【0048】このように、本実施例の多層基板を用いることによって、従来、TAB方式では別のバス基板を用いてバス配線のクロス配線を行っていたものを、同一多層基板内でクロス配線を処理できている。したがって、基板内の配線を高密度にすることによってTAB方式よ

りコンパクト化が可能であり、さらに別のバス基板を使わないため低価格化が可能である。

【0049】また、従来のCOG方式ではパネル基板上でバス配線のクロス配線を行っていたため、バス配線のエリアが広く必要であり、また配線抵抗値を低くするために金属配線が必要でありコスト高となるのに対して、本実施例の多層基板を用いることによって、COG方式よりバス配線エリアの省スペース化、および低価格化が可能である。

【0050】〔実施例2〕本実施例を図5を用いて説明する。

【0051】図5は本発明の液晶表示装置において、液晶駆動用半導体チップを多層基板表面にワイヤーボンディングした一実施例の多層基板を分解して示した斜視図である。

【0052】多層基板の第1の層1の表面に、液晶駆動用半導体チップ4の入出力パッドに対応して入力配線5および出力配線8にワイヤーボンディング用ランド22が形成されている。その他、パターン、スルーホール、多層基板の形成方法、構成および構造は、実施例1と同様である。

【0053】液晶駆動用半導体チップの裏面を多層基板の表面に固定し液晶駆動用半導体チップ4の入出力パッドとそれぞれに対応する多層基板の第1の層1の表面のランド22をワイヤーボンディングする。ワイヤー23は実施例1の多層基板間の接続に使用したものと同等なものが使用可能である。また、図示は省略してあるが実施例1と同様にボンディング部およびワイヤー部を保護、補強のためにモールドしてある。

【0054】さらに、隣接する多層基板間のバス配線の接続は、実施例1と同様にワイヤーボンディングされている。また、同様に図示は省略してあるが実施例1と同様にボンディング部およびワイヤー部を保護、補強のためにモールドしてある。

【0055】このように、本実施例の多層基板を用いることによって、従来のTAB方式、COG方式より、実施例1と同様に、コンパクト化、低価格化が可能である。

【0056】〔実施例3〕本実施例を図6を用いて説明する。

【0057】図6は本発明の液晶表示装置において、実施例1と同様に、液晶駆動用半導体チップ4を多層基板表面にフェイスダウンボンディングした多層基板14を液晶表示パネルのパネル端子18に異方性導電膜19を使って接続されている。接続部の主要部分は実施例1の図4と同様である。ただし、多層基板の第1の層1の入力配線の先端はワイヤーボンディング用のランドではなく、ヒートシール、またはフレキシブル基板を接続するのに適した形状をしている。

【0058】隣接する多層基板14間のバス配線の接続

は、接続基板24を使って接続している。接続基板24としてはヒートシール、またはフレキシブル基板を用いることができる。

【0059】接続基板24の接続される幅は多層基板14の幅以内に納まり、実施例1の図4に示すように、同様にパネル16の外形以内に納まるようにコンパクトに搭載される。

【0060】このように、本実施例の多層基板を用いることによって、従来のTAB方式、COG方式より、実施例1と同様に、コンパクト化、低価格化が可能である。

【0061】また、液晶駆動用半導体チップの多層基板表面への接続、隣接する多層基板間の電気的接続については、実施例1、2、および3に示すものをそれぞれに組み合わせて使用することも同様に可能であり、それぞれの場合においても同様にコンパクト化、低価格化が可能である。

【0062】その他に、本実施例で用いた半導体チップを実装した多層基板、およびその多層基板を他の表示装置または電子印字装置に実装することは、半導体チップの種類をプラズマディスプレイ駆動用半導体チップ、またはEL駆動用半導体チップに換えることによって、プラズマディスプレイ、またはEL表示装置に同様に適用できる。また、サーマルヘッド駆動用半導体チップを同様に多層基板に実装し、その多層基板をサーマルヘッドに同様に接続することで電子印字装置に適用できる。

【0063】〔実施例4〕本実施例を図4、図7、図8、図9、図10を用いて説明する。

【0064】図7は本発明の液晶表示装置において、液晶駆動用半導体チップを多層基板表面にフェイスダウンボンディングした他の一実施例の多層基板を分解して示した斜視図である。

【0065】1、2、3は本実施例の多層（3層）基板の各層で、1は第1の層、2は第2の層、3は第3の層であり、液晶駆動用半導体チップ4は公知の方法（例えば、半導体のAuバンプをAgペーストを用いて基板に接続する方法、または異方性導電膜を用いる方法、半田によるフリップチップ方法等）により第1の層1の表面にフェイスダウンボンディングされている。ボンディング後は、液晶駆動用半導体チップ4の周囲および液晶駆動用半導体チップ4と第1の層1の表面との間は腐食防止および補強のためにモールド20を施してある。このモールド材として、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物であり、溶剤タイプ、熱硬化タイプ、光硬化タイプ等またはそれらの併用タイプである。第1の層1の表面には、液晶駆動用半導体チップ4の入力パッドに対応する入力配線5がパターンニングされている。また、入力配線5はスルーホール6およびスルーホール25を介して第2の層2のバス配線10に接続されている。さらに、

17

第3の層のスルーホール26を介して、第3の層の裏面の接続端子27に接続されている。この接続端子27は、パネル上のバス配線28の接続端子29に接続するように適正な形状、大きさ、厚みになっていて、さらにパネルとの接続端子13の配列された多層基板14の辺とおおむね直角になっている辺側に配列されている。図では一列配列となっているが、複数の配列になってもよい。

【0066】また、第1の層1の表面には、液晶駆動用半導体チップ4の出力パッドに対応する出力配線8がパターンニングされている。ここで、液晶駆動用半導体チップ4の出力パッドピッチよりパネルの端子ピッチの方が大きいので、それぞれの出力パッドとパネルの端子が対応するように第1の層1上でパターンを広げて配線されている。さらに、出力配線8の先端にスルーホール9を形成し、第2の層2のスルーホール11を通り、第3の層3のスルーホール12を介してパネルとの接続端子13に接続している。ここでは3層の多層基板における半導体チップのパッドピッチとパネルの端子ピッチの整合方法の一例を示したが、一層だけでなく複数層（2層以上）に渡って整合させてもよい。

【0067】なお、第1の層1、第2の層2、第3の層3の各層はアルミナ基材の低温同時焼成セラミック基板である。厚みはそれぞれ0.25mmのものを使用した。入力配線5、出力配線8、バス配線10はAu、Ag、AgPd、Cu等の単独またはそのいくつかの複合物の金属ペーストの焼成物である。また、スルーホール6、9、11、12、25、26も同様にAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。また、接続端子13、27も同様にAu、Ag、AgPd、Cu等の単独またはそのいくつかの複合物の金属ペーストの焼成物である。それらはそれぞれの層毎に公知の印刷方式によりパターンニングされ、各層を重ね合わせ、焼成して一体化し完成している。それぞれのパターンニング焼成された金属の厚みは通常0.001mmから0.05mm程度であるが、抵抗値を下げるために0.05mmから0.2mm程度にしてもよい。

【0068】ただし、第1の層1の表面の入力配線5、出力配線8および第3の層3の裏面の接続端子13、27は配線ピッチ、寸法精度等によっては、Au、Ag、AgPd、Cu等の単独またはそのいくつかの複合物の金属ペーストの全面印刷後、フォトリソ等によってパターン形成してもよい。この時のパターン厚みは0.001mmから0.2mm程度である。または印刷方式ではなくAu、Ag、Cu等の蒸着、またはスパッタ等による薄膜形成後、フォトリソ、メッキ等の工程によってパターン形成してもよい。この時のパターン厚みは0.0005mmから0.1mm程度である。

【0069】図8は図7に示した一実施例の多層基板を液晶表示パネルに接続する主要部分を分解して示す。ま

18

た、接続部の主要部分の断面（図8のx-x断面）は実施例1と同様に図4のようになる。パネル16において、多層基板14が搭載される部分に対応して、パネル上に接続端子18およびバス配線28とその端部に接続端子29がパターンニングされている。図8では、直線パターンで示してあるが配線抵抗や接続抵抗等の低抵抗化を考慮して配線可能なエリアいっばいに有効にパターンニングしてもよい。パネル上のバス配線28はこの多層基板間をつなぐバス配線の役割をしている。

10 【0070】図9は図8の実施例とほぼ同じであるが、多層基板14の接続端子13がパネル16の内側に配置されている。接続部の主要部分の断面（図9のy-y断面）は図10のようになり、パネル端子18からパネル内部への配線長は図4の実施例より短くなり、配線抵抗値を小さくする効果がある。

20 【0071】この多層基板14の接続端子13とパネル端子18、および接続端子27とパネル端子29は、接続部材19によって接続がとられている。接続部材19は電気的接続を確保していると同時にある程度多層基板14のパネルへの固定も兼ねている。

30 【0072】ここで使用する接続部材19は異方性導電膜であり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電膜をパネル端子18と多層基板14の接続端子13、27との間に配置し、異方性導電膜に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板14に押し当てることによって硬化接続される。また、この異方性導電膜にUV硬化性タイプを使った場合には加圧ヘッドを多層基板14に押し当て、パネル端子18、29（ガラス側）側からUV照射して硬化させる。この加圧ヘッドの形状を接続端子13、27の配列形状に合わせてコの字形の一体または複数体にすれば、1回の加圧工程でこの多層基板14の入出力端子をパネル端子18、29とそれぞれ一括で接続できる。

50 【0073】他の接続部材として、異方性導電接着剤があり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、C

o、Pd、Au、Ag、Cu、Fe、Sn、Pb等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電接着剤は液状、またはペースト状であり、印刷方法、ディスペンサを使ったディスペンサ方法等の公知の方法により、パネル端子16の接続部分に配置する。異方性導電接着剤に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板14に押し当てることによって硬化接続される。また、この異方性導電接着剤にUV硬化性タイプを使った場合には加圧ヘッドを多層基板14に押し当て、パネル端子18、29（ガラス側）側からUV照射して硬化させる。この加圧ヘッドの形状を接続端子13、27の配列形状に合わせてコの字形の一体または複数体にすれば、1回の加圧工程でこの多層基板14の入出力端子をパネル端子18、29とそれぞれ一括で接続できる。

【0074】また、パネル端子18、28、29の露出部分を腐食から守るために、モールド21が施されている。合わせてモールド21は多層基板14をパネルに固定する役割も持っている。このモールド材は、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物等であり、溶剤タイプ、熱硬化タイプ、光硬化タイプ等またはそれらの併用タイプである。

【0075】図4に示すようにパネル16の外形以内に納まるようにコンパクトに搭載される。

【0076】このように、多層基板間の導通をとる手段として、パネル上にバス配線することは、このバス配線がパネルの他の配線パターンと同時に形成されたため、別な工程は必要ない。また、ヒートシール等の別な部品も必要ない。さらに、入出力端子の接続を一括でできるため接続工数が削減される。

【0077】〔実施例5〕本実施例を図4、図10、図11、図12、図13、図14を用いて説明する。

【0078】図11は本発明の液晶表示装置において、液晶駆動用半導体チップを多層基板表面にフェイスダウンボンディングした他の一実施例の多層基板を分解して示した斜視図である。

【0079】1、2、3は本実施例の多層（3層）基板の各層で、1は第1の層、2は第2の層、3は第3の層であり、液晶駆動用半導体チップ4は公知の方法（例えば、半導体のAuバンプをAgペーストを用いて基板に接続する方法、または異方性導電膜を用いる方法、半田によるフリップチップ方法等）により第1の層1の表面にフェイスダウンボンディングされている。ボンディング後は、液晶駆動用半導体チップ4の周囲および液晶駆動用半導体チップ4と第1の層1の表面との間は腐食防

止および補強のためにモールド20を施してある。このモールド材として、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物であり、溶剤タイプ、熱硬化タイプ、光硬化タイプ等またはそれらの併用タイプである。第1の層1の表面には、液晶駆動用半導体チップ4の入力パッドに対応する入力配線5がパターンニングされている。また、入力配線5はスルーホール6およびスルーホール25を介して第2の層2のバス配線10に接続されている。さらに、バス配線10は第2の層2のスルーホール30に接続され、さらに、スルーホール30と第3の層のスルーホール26を介して、第3の層の裏面の接続端子27に接続されている。この接続端子27は、接続端子13と同じ並びになるように配列されている。また、この形状、大きさ、厚みもほぼ類似している。図11では、接続端子13と27は同一形状、同一ピッチで配列されているものを示しているが、それぞれの端子内、端子間で異なってもよい。また、スルーホール13、26は一列に配列したものを示しているが、複数列に配列してもよい。

【0080】また、第1の層1の表面には、液晶駆動用半導体チップ4の出力パッドに対応する出力配線8がパターンニングされている。ここで、液晶駆動用半導体チップ4の出力パッドピッチよりパネルの端子ピッチの方が大きいため、それぞれの出力パッドとパネルの端子が対応するように第1の層1上でパターンを広げて配線されている。さらに、出力配線8の先端にスルーホール9を形成し、第2の層2のスルーホール11を通り、第3の層3のスルーホール12を介してパネルとの接続端子13に接続している。ここでは3層の多層基板における半導体チップのパッドピッチとパネルの端子ピッチの整合方法の一例を示したが、一層だけでなく複数層（2層以上）に渡って整合させてもよい。

【0081】なお、第1の層1、第2の層2、第3の層3の各層はアルミナ基材の低温同時焼成セラミック基板である。厚みはそれぞれ0.25mmのものを使用した。入力配線5、出力配線8、バス配線10はAu、Ag、AgPd、Cu等の単独またはそのいくつかの複合物の金属ペーストの焼成物である。また、スルーホール6、9、11、12、25、26、30も同様にAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。また、接続端子13、27も同様にAu、Ag、AgPd、Cu等の単独またはそのいくつかの複合物の金属ペーストの焼成物である。それらはそれぞれの層毎に公知の印刷方式によりパターンニングされ、各層を重ね合わせ、焼成して一体化し完成している。それぞれのパターンニング焼成された金属の厚みは通常0.001mmから0.05mm程度であるが、抵抗値を下げるために0.05mmから0.2mm程度にしてもよい。

【0082】ただし、第1の層1の表面の入力配線5、

出力配線 8 および第 3 の層 3 の裏面の接続端子 13、27 は配線ピッチ、寸法精度等によつては、Au、Ag、AgPd、Cu 等の単独またはそのいくつかの複合物の金属ペーストの全面印刷後、フォトリソ等によつてパターン形成してもよい。この時のパターン厚みは 0.001mm から 0.2mm 程度である。または印刷方式ではなく Au、Ag、Cu 等の蒸着、またはスパッタ等による薄膜形成後、フォトリソ、メッキ等の工程によつてパターン形成してもよい。この時のパターン厚みは 0.0005mm から 0.1mm 程度である。

【0083】図 12 は図 11 に示した一実施例の多層基板を液晶表示パネルに接続する主要部分を分解して示す。また、接続部の主要部分の断面（図 12 の X-X 断面）は実施例 1 と同様に図 4 のようになる。パネル 16 において、多層基板 14 が搭載される部分に対応して、パネル上に接続端子 18 およびバス配線 28 とその端部に接続端子 29 がパターンニングされている。接続端子 18 と 29 は直線上に配置されている。図 12 では、バス配線 28 を実線で簡略表示しているが、配線抵抗や接続抵抗等を考慮してパターン幅等を変えて、各配線間の抵抗値を均一化している。パネル上のバス配線 28 はこの多層基板間をつなぐバス配線の役割をしている。

【0084】この多層基板 14 の接続端子 13 とパネル端子 18、および接続端子 27 とパネル端子 29 は、接続部材 19 によつて接続が取られている。接続部材 19 は電気的接続を確保していると同時にある程度多層基板 14 のパネルへの固定も兼ねている。

【0085】ここで使用する接続部材 19 は異方性導電膜であり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn 等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）に Ni、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb 等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電膜をパネル端子 18 と多層基板 14 の接続端子 13、27 との間に配置し、異方性導電膜に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板 14 に押し当てることによつて硬化接続される。また、この異方性導電膜に UV 硬化性タイプを使った場合には加圧ヘッドを多層基板 14 に押し当て、パネル端子 18、29（ガラス側）側から UV 照射して硬化させる。この接続端子 13、27 が一直線状に配置されているため、この加圧ヘッドの形状は一字形状でよく、簡単な圧着接続装置で接続が可能である。また、1 回の加圧工程でこの多層基板 14 の入出力端子をパネル

端子 18、29 とそれぞれ一括で接続できる。

【0086】他の接続部材として、異方性導電接着剤があり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn 等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）に Ni、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb 等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電接着剤は液状、またはペースト状であり、印刷方法、ディスペンサを使ったディスペンサ方法等の公知の方法により、パネル端子 18 の接続部分に配置する。異方性導電接着剤に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板 14 に押し当てることによつて硬化接続される。また、この異方性導電接着剤に UV 硬化性タイプを使った場合には加圧ヘッドを多層基板 14 に押し当て、パネル端子 18、29（ガラス側）側から UV 照射して硬化させる。この接続端子 13、27 が一直線状に配置されているため、この加圧ヘッドの形状は一字形状でよく、簡単な圧着接続装置で接続が可能である。また、1 回の加圧工程でこの多層基板 14 の入出力端子をパネル端子 18、29 とそれぞれ一括で接続できる。

【0087】また、パネル端子 18、28、29 の露出部分を腐食から守るために、モールド 21 が施されている。合わせてモールド 21 は多層基板 14 をパネルに固定する役割も持っている。このモールド材は、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物等であり、溶剤タイプ、熱硬化タイプ、光硬化タイプ等またはそれらの併用タイプである。

【0088】図 4 に示すようにパネル 16 の外形以内に納まるようにコンパクトに搭載される。

【0089】このように、多層基板間の導通をとる手段として、パネル上にバス配線することは、このバス配線がパネルの他の配線パターンと同時に形成されたため、別な工程は必要ない。また、ヒートシール等の別な部品も必要ない。さらに、入出力端子の接続を一括でできるため接続工数が削減される。

【0090】図 13 は図 12 の実施例とほぼ同じであるが、多層基板 14 の接続端子 13 がパネル 16 の内側に配置されている。接続部の主要部分の断面（図 13 の Y-Y 断面）は図 10 のようになり、パネル端子 18 からパネル内部への配線長は図 4 の実施例より短くなり、配線抵抗値を小さくする効果がある。

【0091】この多層基板 14 の接続端子 13 とパネル

端子 18、および接続端子 27 とパネル端子 29 は、接続部材 19 によって接続が取られている。接続部材 19 は電気的接続を確保していると同時にある程度多層基板 14 のパネルへの固定も兼ねている。

【0092】ここで使用する接続部材 19 は異方性導電膜であり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn 等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子

(ポリスチレン、ポリカーボネート、アクリル等) に Ni、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb 等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン (SBS) 系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電膜をパネル端子 18 と多層基板 14 の接続端子 13、27 との間に配置し、異方性導電膜に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板 14 に押し当てることによって硬化接続される。また、この異方性導電膜に UV 硬化性タイプを使った場合には加圧ヘッドを多層基板 14 に押し当て、パネル端子 18、29 (ガラス側) 側から UV 照射して硬化させる。この接続端子 13、27 が一直線状に配置されているため、この加圧ヘッドの形状は一字形状でよく、簡単な圧着接続装置で接続が可能である。また、1 回の加圧工程でこの多層基板 14 の入出力端子をパネル端子 18、29 とそれぞれ一括で接続できる。

【0093】他の接続部材として、異方性導電接着剤があり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn 等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子 (ポリスチレン、ポリカーボネート、アクリル等) に Ni、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb 等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン (SBS) 系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電接着剤は液状、またはペースト状であり、印刷方法、ディスペンサを使ったディスペンス方法等の公知の方法により、パネル端子 18 の接続部分に配置する。異方性導電接着剤に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板 14 に押し当てることによって硬化接続される。また、この異方性導電接着剤に UV 硬化性タイプを使った場合には加圧ヘッドを多層基板 14 に押し当て、パネル端子 18、29 (ガラス側) 側から UV 照射して硬化させる。この接続端子 13、27 が一直線状に配置されているため、この加圧ヘ

ッドの形状は一字形状でよく、簡単な圧着接続装置で接続が可能である。また、1 回の加圧工程でこの多層基板 14 の入出力端子をパネル端子 18、29 とそれぞれ一括で接続できる。

【0094】また、パネル端子 18、28、29 の露出部分を腐食から守るために、モールド 21 が施されている。合わせてモールド 21 は多層基板 14 をパネルに固定する役割も持っている。このモールド材は、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物等であり、溶剤タイプ、熱硬化タイプ、光硬化タイプ等またはそれらの併用タイプである。

【0095】図 10 に示すようにパネル 16 の外形以内に納まるようにコンパクトに搭載される。

【0096】このように、多層基板間の導通をとる手段として、パネル上にバス配線をするのは、このバス配線がパネルの他の配線パターンと同時に形成されたため、別な工程は必要ない。また、ヒートシール等の別な部品も必要ない。さらに、入出力端子の接続を一括でできるため接続工数が削減される。

【0097】図 14 は図 12 の実施例とほぼ同じであるが、パネル上のバス配線 28 が多層基板 14 の搭載されるエリアだけではなく、パネル内部の表示に影響のないエリアにも配線されている。したがって、バス配線 28 に使えるエリアが広くなり、配線抵抗値をより小さくするように、多層基板 14 の搭載エリアを大きくすることなしにバス配線幅を大きくすることが可能である。ここでバス配線の抵抗値を小さくすることは液晶表示装置の表示品質を向上させる効果がある。接続部の主要部分の断面 (図 14 の Z-Z 断面) は図 10 のようになり、多層基板 14 の搭載エリアをよりコンパクトにできた、表示品質のよい液晶表示装置とすることができる。

【0098】この多層基板 14 の接続端子 13 とパネル端子 18、および接続端子 27 とパネル端子 29 は、接続部材 19 によって接続が取られている。接続部材 19 は電気的接続を確保していると同時にある程度多層基板 14 のパネルへの固定も兼ねている。

【0099】ここで使用する接続部材 19 は異方性導電膜であり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn 等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子 (ポリスチレン、ポリカーボネート、アクリル等) に Ni、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb 等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン (SBS) 系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電膜をパネル端子 18 と多層基板 14 の接続端子 13、27 との間に

配置し、異方性導電膜に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板 14 に押し当てることによって硬化接続される。また、この異方性導電膜に UV 硬化性タイプを使った場合には加圧ヘッドを多層基板 14 に押し当て、パネル端子 18、29（ガラス側）側から UV 照射して硬化させる。この接続端子 13、27 が一直線状に配置されているため、この加圧ヘッドの形状は一字形状でよく、簡単な圧着接続装置で接続が可能である。また、1 回の加圧工程でこの多層基板 14 の入出力端子をパネル端子 18、29 とそれぞれ一括で接続できる。

【0100】他の接続部材として、異方性導電接着剤があり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn 等の単独またはそのいくつかの混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）に Ni、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb 等の単独またはそのいくつかをメッキした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独またはそのいくつかの混合または化合物である。この異方性導電接着剤は液状、またはペースト状であり、印刷方法、ディスペンサを使ったディスペンサ方法等の公知の方法により、パネル端子 18 の接続部分に配置する。異方性導電接着剤に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板 14 に押し当てることによって硬化接続される。また、この異方性導電接着剤に UV 硬化性タイプを使った場合には加圧ヘッドを多層基板 14 に押し当て、パネル端子 18、29（ガラス側）側から UV 照射して硬化させる。この接続端子 13、27 が一直線状に配置されているため、この加圧ヘッドの形状は一字形状でよく、簡単な圧着接続装置で接続が可能である。また、1 回の加圧工程でこの多層基板 14 の入出力端子をパネル端子 18、29 とそれぞれ一括で接続できる。

【0101】また、パネル端子 18、28、29 の露出部分を腐食から守るために、モールド 21 が施されている。合わせてモールド 21 は多層基板 14 をパネルに固定する役割も持っている。このモールド材は、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物等であり、溶剤タイプ、熱硬化タイプ、光硬化タイプ等またはそれらの併用タイプである。

【0102】図 10 に示すようにパネル 16 の外形以内に納まるようにコンパクトに搭載される。

【0103】このように、多層基板間の導通をとる手段として、パネル上にバス配線をする場合は、このバス配線がパネルの他の配線パターンと同時に形成されるた

め、別な工程が必要ないこと、またヒートシール等の別な部品も必要ないこと、さらに、入出力端子の接続を一括でできるため接続工数が削減されること等により、より安く液晶表示装置を供給できる。

【0104】さらに、本実施例の多層基板を用いることによって、従来、TAB 方式では別のバス基板を用いてバス配線のクロス配線を行っていたものを、同一多層基板内でクロス配線処理できている。したがって、基板内の配線を高密度にすることによって TAB 方式よりコンパクト化が可能であり、さらに別のバス基板を使わないため低価格化が可能である。

【0105】また、従来の COG 方式ではパネル基板上でバス配線のクロス配線を行っていたため、バス配線のエリアが広く必要であり、また配線抵抗値を低くするために金属配線が必要でありコスト高となるのに対して、本実施例の多層基板を用いることによって、COG 方式よりバス配線エリアの省スペース化、および低価格化が可能である。

【0106】〔実施例 6〕以下本実施例を図 15、図 16、図 17、図 18 を用いて説明する。

【0107】図 15 は本発明の液晶表示装置において、2 個の液晶駆動用半導体チップをひとつの多層基板表面にフェイスダウンボンディングした一実施例の多層基板を分解して示した斜視図である。

【0108】1、2、3 は本実施例の多層（3 層）基板の各層で、1 は第 1 の層、2 は第 2 の層、3 は第 3 の層であり、液晶駆動用半導体チップ 4、4' は公知の方法（例えば、半導体の Au バンプを Ag ペーストを用いて基板に接続する方法、または異方性導電膜を用いる方法、または半田バンプを用いたフリップチップ方法等）により第 1 の層 1 の表面にフェイスダウンボンディングされている。ボンディング後は、液晶駆動用半導体チップ 4、4' の周囲および液晶駆動用半導体チップ 4、4' と第 1 の層 1 の表面との間は腐食防止および補強のためにモールド 20 を施してある。このモールド材として、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物であり、溶剤タイプ、熱硬化タイプ、光硬化タイプまたはそれらの併用タイプである。第 1 の層 1 の表面には、液晶駆動用半導体チップ 4、4' の入力パッドに対応する入力配線 5、5' がパターンニングされている。また、入力配線 5、5' はスルーホール 6 を介して第 2 の層 2 のバス配線 10 に接続されている。さらに、入力配線 5、5' の先端には隣接の他の同様な多層基板とワイヤーボンディングするためのランド 7 が形成されている。

【0109】また、第 1 の層 1 の表面には、液晶駆動用半導体チップ 4、4' の出力パッドに対応する出力配線 8、8' がパターンニングされている。ここで、液晶駆動用半導体チップ 4、4' の出力パッドピッチよりパネルの端子ピッチの方が大きい場合、それぞれの出力パッド

とパネルの端子が対応するように第1の層1上でパターンを広げて配線されている。さらに、出力配線8、8'の先端にスルーホール9を形成し、第2の層2のスルーホール11を通り、第3の層3のスルーホール12を介してパネルとの接続端子13に接続している。

【0110】なお、第1の層1、第2の層2、第3の層3の各層はアルミナ基材の低温同時焼成セラミック基板である。厚みはそれぞれ0.25mmのものを使用した。入力配線5、5'、出力配線8、8'、バス配線10はAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。また、スルーホール6、9、11、12も同様にAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。また、ランド7、接続端子13も同様にAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。それらはそれぞれの層毎に公知の印刷方式によりパターンニングされ、各層を重ね合わせ、焼成して一体化し完成している。それぞれのパターンニング焼成された金属の厚みは通常0.001mmから0.05mm程度であるが、抵抗値を下げるために0.05mmから0.2mm程度にしてもよい。

【0111】ただし、第1の層1の表面の入力配線5、5'、ランド7、出力配線8、8'および第3の層3の裏面の接続端子13は配線ピッチ、寸法精度等によっては、Au、Ag、AgPd、Cu等の金属ペーストの全面印刷後、フォトリソ等によってパターン形成してもよい。この時のパターン厚みは0.001mmから0.2mm程度である。または印刷方式ではなくAu、Ag、Cu等の蒸着、またはスパッタ等による薄膜形成後、フォトリソ、メッキ等の工程によってパターン形成してもよい。この時のパターン厚みは0.0005mmから0.1mm程度である。

【0112】このように、ひとつの多層基板に2個の液晶駆動用半導体チップをボンディングすることは、ひとつの多層基板に1個の液晶駆動用半導体チップをボンディングしたもの2個分と比較すると、入出力配線を効率よく配線でき、半導体チップも効率よく配置できるため、必要な多層基板の面積は小さくなり、部品費を安くできる。また、多層基板を個々にばらす（ダイシング、またはブレイク等）工数や半導体チップをボンディング、モールドするための多層基板のセット、リセットの工数等も削減でき、コストダウンができる。

【0113】図16は図15に示した一実施例の多層基板を液晶表示パネルに接続した一実施例を示す。

【0114】図17は図16の接続部の主要部分を拡大して示す。

【0115】図18は図16の接続部の主要部分の断面を示す。

【0116】液晶表示のパネル（例えば640*480ドット表示）16に図15に示した一実施例の多層基板14をX側に8個、Y側に5個をそれぞれパネル端子1

8に接続してある。ただし、図16ではX側の4個とY側の5個は表示していない。多層基板14の端子13とパネル端子18は、接続部材19によって接続が取られている。導電部材19は電氣的接続を確保していると同時にある程度多層基板14のパネルへの固定も兼ねている。

【0117】ここで使用する接続部材19は異方性導電膜であり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独または複数の混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、Au、Cu、Fe等の単独または複数のメッキをした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独または複数の混合または化合物である。この異方性導電膜をパネル端子18と多層基板14の接続端子13との間に配置し、異方性導電膜に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプの接着剤を使った場合には加熱加圧ヘッドを多層基板14に押し当てることによって硬化接続される。また、異方性導電膜にUV硬化性タイプの接着剤を使った場合には加圧ヘッドを多層基板14に押し当て、パネル端子18（ガラス側）側からUV照射して硬化させる。

【0118】他の接続部材として、異方性導電接着剤があり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独または複数の混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、Au、Cu、Fe等の単独または複数のメッキをした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独または複数の混合または化合物である。この異方性導電接着剤は液状、またはペースト状であり、印刷方法、ディスペンサを使ったディスペンサ方法等の公知の方法により、パネル端子16の接続部分に配置する。異方性導電接着剤に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプの接着剤を使った場合には加熱加圧ヘッドを多層基板14に押し当てることによって硬化接続される。また、異方性導電接着剤にUV硬化性タイプの接着剤を使った場合には加圧ヘッドを多層基板14に押し当て、パネル端子18（ガラス側）側からUV照射して硬化させる。

【0119】また、パネル端子18の露出部分を腐食から守るために、モールド21が施されている。合わせてモールド21は多層基板14をパネルに固定する役割も持っている。このモールド材としては、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいく

つかの混合または化合物であり、溶剤タイプ、熱硬化タイプ、光硬化タイプまたはそれらの併用タイプである。

【0120】隣接する多層基板14間のバス配線の接続は、ランド7を介してワイヤー15によってワイヤーボンディングされている。ワイヤー15として、Au、Al、Cu等の金属またはそれらの金属の合金(Be、Si、Mg等を含有するものも含む)を使用できる。ワイヤーボンディングされる幅は多層基板の幅以内に納まり、図18に示すようにパネル16の外形以内に納まるようにコンパクトに搭載される。

【0121】ここで、ひとつの多層基板に2個の液晶駆動用半導体チップをボンディングしたものを使用しているので、ひとつの多層基板に1個の液晶駆動用半導体チップをボンディングしたものを接続した場合より、多層基板間の接続箇所は、8箇所削減(14箇所から6箇所になっている)できている。これにともなう、ワイヤー15の部材の削減、およびワイヤーボンディングの工数の削減ができている。

【0122】このように、本実施例の多層基板を用いることによって、従来、TAB方式では別のバス基板を用いてバス配線のクロス配線を行っていたものを、同一多層基板内でクロス配線を処理できている。したがって、基板内の配線を高密度にすることによってTAB方式よりコンパクト化が可能であり、さらに別のバス基板を使わないため低価格化が可能である。

【0123】また、従来のCOG方式ではパネル基板上でバス配線のクロス配線を行っていたため、バス配線のエリアが広く必要であり、また配線抵抗値を低くするために金属配線が必要でありコスト高となるのに対して、本実施例の多層基板を用いることによって、COG方式よりバス配線エリアの省スペース化、および低価格化が可能である。

【0124】〔実施例7〕本実施例を図19を用いて説明する。

【0125】図19は本発明の液晶表示装置において、2個の液晶駆動用半導体チップをひとつの多層基板表面にワイヤーボンディングした一実施例の多層基板を分解して示した斜視図である。

【0126】多層基板の第1の層1の表面に、液晶駆動用半導体チップ4、4'の入出力パッドに対応して入力配線5、5'および出力配線8、8'にワイヤーボンディング用ランド22が形成されている。その他、パターン、スルーホール、多層基板の形成方法、構成および構造は、実施例1と同様である。

【0127】液晶駆動用半導体チップの裏面を多層基板の表面に固定し液晶駆動用半導体チップ4、4'の入出力パッドとそれぞれに対応する多層基板の第1の層1の表面のランド22をワイヤーボンディングする。ワイヤー23は実施例6の多層基板間の接続に使用したものと同等なものが使用可能である。また、図示は省略してあ

るが実施例6と同様にボンディング部およびワイヤー部を同等な材質のモールド材でモールドしてある。

【0128】さらに、隣接する多層基板間のバス配線の接続は、実施例6と同様にワイヤーボンディングされている。同様に、図示は省略してあるが実施例6と同様にボンディング部およびワイヤー部を同等な材質のモールド材でモールドしてある。

【0129】このように、本実施例の多層基板を用いることによって、従来のTAB方式、COG方式より、実施例6と同様に、コンパクト化、低価格化が可能である。

【0130】〔実施例8〕本実施例を図20を用いて説明する。

【0131】図20は本発明の液晶表示装置において、実施例6と同様に、2個の液晶駆動用半導体チップ4、4'をひとつの多層基板表面にフェイスダウンボンディングした多層基板14を液晶表示パネルのパネル端子18に接続部材19を使って接続されている。接続部の主要部分は実施例6の図18と同様である。ただし、多層基板の第1の層1の入力配線の先端はワイヤーボンディング用のランドではなく、ヒートシール、またはフレキシブル基板を接続するのに適した形状をしている。

【0132】隣接する多層基板14間のバス配線の接続は、接続基板24を使って接続している。接続基板24としてはヒートシール、またはフレキシブル基板を用いることができる。

【0133】接続基板24の接続される幅は多層基板14の幅以内に納まり、実施例6の図18に示すように、同様にパネル16の外形以内に納まるようにコンパクトに搭載される。

【0134】このように、本実施例の多層基板を用いることによって、従来のTAB方式、COG方式より、実施例6と同様に、コンパクト化、低価格化が可能である。

【0135】また、液晶駆動用半導体チップの多層基板表面への接続、隣接する多層基板間の電気的接続については、実施例6、7、および8に示すものをそれぞれに組み合わせて使用することも同様に可能であり、それぞれの場合においても同様にコンパクト化、低価格化が可能である。

【0136】その他に、本実施例の半導体チップを実装した多層基板、およびその多層基板を他の表示装置または電子印字装置に実装することは、半導体チップの種類をプラズマディスプレイ駆動用半導体チップ、またはEL駆動用半導体チップに換えることによって、プラズマディスプレイ、またはEL表示装置に同様に適用できる。また、サーマルヘッド駆動用半導体チップを同様に多層基板に実装し、その多層基板をサーマルヘッドに同様に接続することで電子印字装置に適用できる。

【0137】〔実施例9〕以下本実施例を図25から図

31

28に基づいて具体的に説明する。

【0138】図25は、本発明の液晶表示装置において、半導体素子を多層基板に実装したものを液晶表示素子に接続した場合の実装構造の一実施例を示す断面図であり、図26はその平面図である。図27は上記の液晶表示素子の端子接続部の詳細平面図である。図28は上記実装構造を用いて構成した場合のカラー液晶表示装置のブロック図である。

【0139】図25において、液晶表示素子110は内面に行電極郡、列電極郡とカラーフィルターが形成された表示基板であって、それらの間に液晶組成物が封入され、電極端子郡113が形成されている。

【0140】図25および図26の多層基板1121、1122には液晶駆動出力線P11~P3nおよびバスラインがパターンニング形成され、各基板層の上下導通接続をおこない積層され構成されている。半導体素子1111、1112、1113は接続端子にパンプが形成された液晶駆動用ICであり、それぞれの半導体素子111は多層基板112に形成された接続端子にフェースダウン実装で接続されている。本実施例では、3色のカラー画素に対応するように3個の半導体素子1111、1112、1113を実装しているが画素数の増減に適した素子数を選択してもよい。

【0141】上記多層基板112は各半導体素子の接続のための端子が表面層に、半導体素子1111の入出力線P11が第1層に半導体素子1112の入出力線P21が第2層に半導体素子1113の入出力線P31が第3層に、バスラインが第3層表面に形成されている。また本実施例の多層基板112は三層構造であるが効率的な配線パターンが形成できれば何層でも良いことは言うまでもない。また多層基板112を構成する基板は本実施例では熱膨張による伸縮を考慮してセラミックを使用したフレキシブル基材であるポリイミドフィルムなどを使用してもよい。

【0142】図25からも明らかなように、本実施例による半導体素子実装構造によれば液晶表示素子110を駆動させるための配線とバスラインを基板内に形成しているため駆動制御回路基板が不要になり構成部品数がきわめて少なくすみ、部品コストを大幅に削減できるものである。

【0143】図27より多層基板1121と液晶表示素子110との接続は、それぞれのカラー画素R（赤）1311、G（緑）1312、B（青）1313毎に引き出された液晶表示素子電極端子郡113と、各画素に対応した半導体素子1111（R用）、1112（G用）、1113（B用）に接続され液晶駆動出力線P11（半導体素子1111の出力）P21（半導体素子1112の出力）、P31（半導体素子1113の出力）の延長に形成した多層基板端子郡114を位置合わせして異方性導電接合材115を介して圧着機により180℃、3

32

0Kg/Cm²、20秒の圧着条件で接続されている。

【0144】カラー表示は駆動方式が高 duty のため白黒表示に比べクロストークが多くコントラストが低下する欠点があるが、本実施例の接続方式によれば各カラー電極毎に独立した半導体素子の出力配線を接続し、適正な駆動波形を供給することができるためクロストークが少なく高コントラストな表示を得ることができる。

【0145】図28は本実施例による上記実装構造を用いたカラー液晶表示装置の実施例をブロック図で示したものであり、表示素子110は例えば640×480ドット表示のSTN型カラー液晶表示体、半導体素子1111~11112は160出力の液晶駆動用セグメントドライバである。

【0146】多層基板1121~1124は、半導体素子1111~11112をR（赤）、G（緑）、B（青）各色毎に3個ずつ実装したものであり、液晶表示素子110の外周に形成された電極端子に4個並列に実装されている。また、半導体素子1111~11112が実装された多層基板1121~1124は電源および制御信号を供給するため相互に4箇所接続されている。

【0147】上記の実装構造によりカラー液晶表示装置を構成したところ半導体素子の実装構造が高密度化して、コンパクトな液晶表示装置が実現できた。また従来に比較して液晶表示素子間の接続箇所が1/3になり接続信頼性が向上した。

【0148】本実施例による半導体素子の実装構造により液晶表示装置を構成し信頼性試験をおこなったところTS試験（-30℃、80℃）1000サイクル、TH試験（60℃90%RH）1000時間でも問題は発生せず非常に良好な接続信頼性が実現できた。

【0149】〔実施例10〕図29は、本実施例の半導体素子の実装構造を示す主要断面図であり、電子素子として液晶表示素子203（以下LCDという）を用いた実施例を示している。

【0150】図29において、内部導電層221、入力配線204、出力配線205、パイアホール261、パンプ206等を装備した多層基板202上の所定の位置にLS1201がフェースダウン方式で実装されている。LS1201の入力・出力の各端子は前記入力配線204及び出力配線205に接続されている。実装されたLS1201は必要に応じて接着剤208で固定し、更に耐湿性等の信頼性を向上させることもできる。多層基板202の内部には内部導電層221があり、スルーホール等で各基板の表裏導通をとり各信号を入力配線204に伝達する役目や内部導通部221をグラウンドレベルにしてノイズ防止の役割等を果たしている。多層基板202のパンプ206部とLCD203の端子231はACF209を用いて電気的に接続されている。同図ではACF209はパンプ206付近の限られたスペース

に用いてあるが多層基板202の全面に渡り用いてもよい。

【0151】図30は本実施例の実装構造の多層基板202の1個の平面図である。同図においてLSI201の出力端子に接続されている出力配線205は、ビアホール261を通して多層基板の表面から裏面に導通されバンプ206に接続されている。また図31は同多層基板202の1個の平面図であり裏面を示した図である。同図においてLSI出力端子の信号を受けたバンプ206が必要数千鳥に並んで形成されている。ファインピッチに対応すべく出力端子ピッチを小さくする場合には同図の2列の千鳥配列を3列4列と増やすことにより実現可能となる。

【0152】本実施例での各部品・部材の特徴は次のとおりである。

【0153】LSI 201…外形サイズが正方形に近い構造のもの、外形短辺と長辺の比が1:5以上の細長く後者では入力端子と出力端子が極力一辺に集中しているものを使用。各端子にはバンプ付きのものを使用。

【0154】多層基板202…材料としてセラミクス・ガラスエポキシ樹脂等を使用。積層数は3枚。

【0155】電子素子203…液晶表示素子等の電子素子。

【0156】入力配線204…Auのみ、AgPd、CuベースにNi・Auメッキを施したもの等
出力配線205…入力配線204と同様。形成方法はスルーホール内部に導電材料を充填後、ハーフカットする方法と印刷により多層基板側面に形成する方法の2種類で行った。

【0157】出力端子205a…同上
バンプ206…入力配線204と同様。バンプ形状は円、四角形等で登頂部にはフラット面があることが望ましい。バンプのサイズは当然ながら配線パターンピッチにより変わるが絶縁性を保てる中で最大サイズにするのが望ましい。

【0158】モールド208…エポキシ系接着剤
ACF 209…熱硬化型ACF：日立化成社製の品番AC6000番系、7000番系
接着剤 211…紫外線硬化型接着剤、熱硬化型エポキシ系接着剤

図32は、本発明の半導体素子の実装構造及び実装方法を用いたLCDモジュールの一実施例を示す平面図である。同図においてLCD203の端子に複数の多層基板202が実装してある。本実施例では、各多層基板202間の接続はAu・Cu・Al等の導電ワイヤーを用いてワイヤーボンディングして接続したがヒートシールやFPCを用いた方法でもよい。同図のように大型のLCDにおいても本実装構造を用いることにより非常にコンパクトな実装エリアを実現している。

【0159】〔実施例11〕図33は、本実施例の半導

体素子の実装構造を示す主要断面図であり、電子素子としてLCD203を用いた実施例を示している。実施例10に対して多層基板202をバンプ206がLCD203側にくるように実装してある点が特徴である。

【0160】〔実施例12〕図34は、本実施例の半導体素子の実装構造を示す主要断面図であり、電子素子としてLCD203を用いた実施例を示している。実施例10に対して多層基板202の出力配線205をビアホールではなく側面配線251で導通し、裏面のバンプ206に接続してある点が特徴である。

【0161】〔実施例13〕図35は、本発明の半導体素子の実装構造を用いた感熱式電子印字装置（以下電子印字装置と言う）の一実施例を示す平面図である。同図において電子印字素子であるサーマルプリンタヘッド213の端子に複数の多層基板202が実装されている。また図36は、本実施例の電子印字装置を示す平面図であり、LCDの場合と同様に非常にコンパクトな実装エリアを実現している。

【0162】〔実施例14〕図37は、本発明の半導体素子の実装構造を用いた電子印字装置の一実施例を示す平面図である。実施例13に対して多層基板202を1枚の一体基板にしたことが特徴である。

【0163】〔実施例15〕図38は、本発明の半導体素子の実装構造を用いた電子印字装置の一実施例を示す断面図である。実施例13に対して実施例12と同様の多層基板202を用いたことが特徴である。

【0164】〔実施例16〕図39は、本発明の半導体素子の実装構造の一実施例を示す主要断面図である。電子素子として液晶表示素子を用いた実施例である。図39において、内部導電層221、入力配線204、出力配線205を装備した多層基板202上の所定の位置にLSI201がフェイスダウン方式で実装され、LSI201の入力・出力の各端子は前記入力配線204及び出力配線205に接続されている。実装されたLSI202は必要に応じて接着剤208により更に固定し、耐湿性等の信頼性を向上させても良い。多層基板202の内部には内部導電層221があり、入力配線204にスルーホール等で各基板の表裏導通をとり各信号を伝達する役目や内部導通部221がグラウンドレベルとなりノイズ防止の役割等を果たしている。

【0165】多層基板202の出力配線205は延長され多層基板202の側面にまで回り込んで形成され、その側面部が他の電子素子と接続可能な出力端子204aとして形成されている。その出力端子205aと電子素子203（本実施例では液晶表示素子、以下LCDという）はACF209を用いて、多層基板202と電子素子（LCD）203の平面がほぼ垂直になるように実装され電氣的に接続されている。多層基板202が実装された後、強度向上のため、接着剤211により多層基板202と電子素子（LCD）203を接着固定してもよ

い。この実装方法により電子素子 203 端部の実装エリア寸法 A は 2 mm 以下に収めることが可能である。図 40 は液晶表示装置の平面図であるが、製品要求特性上、図 40 の A 部の寸法は小さい方が望ましく、特に LCD 背面にバックライトを装備する場合等には本実施例の実装構造を用いることにより前記 A 部の寸法が非常に小さくなるため LCD モジュールとしての商品性を非常に高めることができる。

【0166】本実施例での各部品・部材の特徴は次のとおりである。

【0167】LSI 201…外形サイズが正方形に近い構造のもの、外形短辺と長辺の比が 1 : 5 以上の細長く後者では入力端子と出力端子が極力一辺に集中しているものを使用。各端子にはパンプ付きのものを使用。

【0168】多層基板 202…材料としてセラミクス・ガラスエポキシ樹脂等を使用。積層数は 3 枚。

【0169】電子素子 203…液晶表示素子等の電子素子。

【0170】入力配線 204…Au のみ、AgPd、Cu ベースに Ni・Au メッキを施したもの等。

【0171】出力配線 205…入力配線 204 と同様。

【0172】出力端子 205a…同上。形成方法として、スルーホール（パイアホール）を形成後その中心部で切断し端子を形成する方法と基板側面に導体パターンを印刷し形成する方法を用いた。

【0173】モールド 208…エポキシ系接着剤。

【0174】ACF 209…熱硬化型 ACF：日立化成社製の品番 AC6000 番系、7000 番系で圧着前の状態での導電粒子密度 1000 個/mm² 以上のものを使用。

【0175】接着剤 211…紫外線硬化型接着剤、熱硬化型エポキシ系接着剤。

【0176】〔実施例 17〕図 41 は、本発明の半導体素子の実装構造を用いた液晶表示装置の一実施例である。同図において LCD 203 の端子に複数の多層基板 202 が本発明の半導体素子の実装構造を用いて実装してある。基板間の接続は Au・Cu・Al 等の金属ワイヤを用いてワイヤボンディングで行ったがヒートシールや FPC で ACF を用いて行う方法等で接続を行ってもよい。同図のように大型の LCD においても本実装構造を用いることにより非常にコンパクトな実装エリアを実現している。

【0177】〔実施例 18〕図 42 は、本発明の半導体素子の実装構造を用いた感熱式電子印字装置（以下電子印字装置と言う）の一実施例であり、電子印字素子であるサーマルプリントヘッド 213 の端子に多層基板 202 が実装されている。LCD の場合と同様に非常にコンパクトな実装エリアを実現している。

【0178】〔実施例 19〕以下本実施例を図 43 を用いて説明する。

【0179】図 43 は本発明の半導体素子の実装方法で、入力端子及び出力端子の配列において、その半導体素子の周辺のある一辺に出力端子群のみが配列され、その出力端子群のみが配列されている辺と直交する、一辺または二辺に入力端子群が配列されている半導体素子 304 を第 1 の層 301 に開口部 320 を設けた多層基板 311 にフェースダウンボンディングした一実施例の多層基板 311 を分解した斜視図で、301、302、303 は本実施例の多層（3 層）配線基板の各層で、301 は第 1 の層、2 は第 2 の層、3 は第 3 の層であり、第 1 の層 301 に開口部 320 が設けてあり、第 2 の層 302 の表面には、半導体素子 304 の入力電極に対応する入力配線 305 がパターンニングされている。また、入力配線 305 はスルーホール 306 を介して第 3 の層 303 のバス配線 309 に接続されている。さらに、入力配線 305 の先端には隣接の他の同様な多層基板 311 とバス配線の接続をするためのランド 307 が形成されている。

【0180】さらに、第 2 の層 302 の出力配線 308 の先端に出力端子スルーホール 324 を形成し、第 3 の層 303 のスルーホールを介して外部接続端子 310 に接続している。

【0181】なお、上記 301、302、303 の各層はアルミナ基材の低温同時焼成セラミック基板を例にとってある。厚みはそれぞれ 0.25 mm 程の薄いものを使用し、入力配線 305、出力配線 308、バス配線 309 は Au、Ag、AgPd、Cu 等の金属ペーストの焼成物である。また、スルーホール 306、324 も同様に Au、Ag、AgPd、Cu 等の金属ペーストの焼成物である。また、ランド 307、外部接続端子 310 も同様に Au、Ag、AgPd、Cu 等の金属ペーストの焼成物である。それらはそれぞれの層毎に公知の印刷方式によりパターンニングされ、各層を重ね合わせ、焼成して一体化し完成している。それぞれのパターンニング焼成された金属の厚みは通常 0.001 mm から 0.05 mm 程度であるが、抵抗値を下げるために 0.05 mm から 0.2 mm 程度にしてもよい。

【0182】ただし、第 1 の層 301 の表面入力配線 305、ランド 307、第 2 の層 302 の出力配線 308、および第 3 の層 303 裏面の外部接続端子 310 は配線ピッチ、寸法精度等によっては、Au、Ag、AgPd、Cu 等の金属ペーストの全面印刷後、フォトリソ等によってパターン形成してもよい。この時のパターン厚みは 0.001 mm から 0.2 mm 程度が良好である。または印刷方式ではなく Au、Ag、Cu 等の蒸着、またはスパッタ等による薄膜形成後、フォトリソ、メッキ等の工程によってパターン形成してもよい。この時のパターン厚みは 0.0005 mm から 0.1 mm 程度が良好である。

【0183】なお、多層基板の材質は今回はセラミック

基板を例にとって説明してあるが、その他にもカラエボ、紙フェノール、ポリミド等の材質を使用してもよい。

【0184】〔実施例20〕以下本実施例を図44、45を用いて説明する。

【0185】図44は本実施例の半導体素子の実装構造の一実施例を示す斜視図であり、実施例19で示した多層基板311に半導体素子304を公知の方法（例えば、半導体のAuパンプをAgペーストを用いて基板に接続する方法、または異方性導電膜を用いる方法等）により、半導体素子304が第1の層301の開口部320を通過して、第2の層302の表面にフェースダウンボンディングされている。

【0186】フェースダウン後は、半導体素子304の周囲および半導体素子304と第2の層302の表面との間は腐食防止および補強のためにモールド剤が充填してある。第2の層302の表面には、半導体素子304の入力電極に対応する入力配線305がパターンニングされているのが特徴である。

【0187】〔実施例21〕以下本実施例を図46、47を用いて説明する。

【0188】図46は本実施例の半導体素子の実装構造の一実施例を示す斜視図であり、実施例19で示した多層基板311の第1の層301に設けて有る開口部320を通過して、半導体素子304が能動面を上面に位置するように接着剤等で固定し、半導体素子304の電極325と多層基板311の第1の層301のワイヤーボンディング用ランド318とをワイヤーボンディング実装方式で実装した一実施例である。ワイヤーボンディング用ランド318のピッチとしては60μmから300μmで配置されており、Auワイヤー312で電極325とワイヤーボンディング用ランド318を接続していることを特徴としている。

【0189】図47は、実施例20における、半導体素子の実装方法の一実施例の断面図である。

【0190】〔実施例22〕以下本実施例を図48、49を用いて説明する。

【0191】図48は本実施例の半導体素子の実装構造の一実施例を部品毎に分解して示す斜視図であり、実施例20で示した半導体素子304が多層基板311の第1の層301の開口部320を通過して、第2の層302にフェースダウン実装された半導体素子の、バス配線の実装方法を示した一実施例で、複数の半導体素子304の実装された多層基板311のバス配線309を、バス配線用FPC326で行うもので、バス配線用FPCには多層基板311のランド307に対応するバス配線用接続ランド328が構成されており、ランド307とバス配線接続ランド328とが、半田、または異方性導電膜等で接続されていることを特徴としている。

【0192】図49は、図48の実装後の正面図であ

る。

【0193】〔実施例23〕以下本実施例を図50、51を用いて説明する。

【0194】図50は本発明の半導体素子の実装構造の一実施例を部品毎に分解して示す斜視図であり、実施例20で示した半導体素子304が多層基板311の第1の層301の開口部320を通過して、第2の層302にフェースダウン実装された半導体素子の、バス配線の実装方法を示した一実施例で、複数の半導体素子304の実装された多層基板311のバス配線309を、複数の開口部329を設けたバス配線用PCB基板で行うもので、バス配線用PCB基板には多層基板311のランド307に対応するバス配線用接続ランド328が構成されており、ランド307とバス配線接続ランド328とが、半田、または異方性導電膜等で接続されていることを特徴としている。

【0195】図51は、図50の実装後の正面図である。

【0196】〔実施例24〕以下本実施例を図52を用いて説明する。

【0197】図52は本実施例の半導体素子の実装構造の一実施例を示す斜視図であり、実施例20で示した半導体素子304が多層基板311の第1の層301の開口部320を通過して、第2の層302にフェースダウン実装された半導体素子の、バス配線の実装方法を示した一実施例で、複数の半導体素子304の実装された多層基板311のバス配線を、多層基板311の第1の層301の表面に設けて有るランド307を使用して、ワイヤーボンディング実装方法でAuワイヤー312で接続したことを特徴としている。

【0198】〔実施例25〕以下本実施例を図53、54を用いて説明する。

【0199】図53は本実施例の半導体素子の実装構造の一実施例を部品毎に分解して示す斜視図であり、実施例20で示した半導体素子304が多層基板311の第1の層301の開口部320を通過して、半導体素子304が能動面を上面に位置するように多層基板311の第2の層302に接着剤等で固定され、半導体素子304の電極325と多層基板311の第1の層301のワイヤーボンディング用ランド318とをワイヤーボンディング実装方式で実装した複数の多層基板311のバス配線の実装方法を示した一実施例で、複数の半導体素子304の実装された多層基板311のバス配線309を、バス配線用FPC326で行うもので、バス配線用FPCには多層基板311のランド307に対応するバス配線用接続ランド328が構成されており、ランド307とバス配線接続ランド328とが、半田、または異方性導電膜等で接続されていることを特徴としている。

【0200】図54は、図53の実装後の正面図であ

【0201】〔実施例26〕以下本実施例を図55、56を用いて説明する。

【0202】図55は本実施例の半導体素子の実装構造の一実施例を部品毎に分解して示す斜視図であり、実施例20で示した半導体素子304が多層基板311の第1の層301の開口部320を通過して、半導体素子304が能動面を上面に位置するように多層基板311の第2の層302に接着剤等で固定され、半導体素子304の電極325と多層基板311の第1の層301のワイヤーボンディング用ランド318とをワイヤーボンディング実装方式で実装した複数の多層基板311のバス配線の実装方法を示した一実施例で、複数の半導体素子304の実装された多層基板311のバス配線309を、複数の開口部329を設けたバス配線用PCB基板で行うもので、バス配線用PCB基板には多層基板311のランド307に対応するバス配線用接続ランド328が構成されており、ランド307とバス配線接続ランド328とが、半田、または異方性導電膜等で接続されていることを特徴としている。

【0203】図56は、図55の実装後の正面図である。

【0204】〔実施例27〕以下本実施例を図57を用いて説明する。

【0205】図57は本実施例の半導体素子の実装構造の一実施例を示す斜視図であり、実施例20で示した半導体素子304が多層基板311の第1の層301の開口部320を通過して、半導体素子304が能動面を上面に位置するように多層基板311の第2の層302に接着剤等で固定され、半導体素子304の電極325と多層基板311の第1の層301のワイヤーボンディング用ランド318とを、ワイヤーボンディング実装方式で実装した複数の多層基板311のバス配線の実装方法を示した一実施例で、複数の半導体素子304の実装された多層基板311のバス配線を、多層基板311の第1の層301の表面に設けて有るランド307を使用して、ワイヤーボンディング実装方法でAuワイヤー312で接続したことを特徴としている。

【0206】〔実施例28〕以下本実施例を図58を用いて説明する。

【0207】図58は本実施例の半導体素子の実装構造を電子光学装置である液晶表示装置に実装した一実施例を示す断面図であり、実施例22で示した半導体素子304が多層基板311の第1の層301の開口部320を通過して、第2の層302にフェースダウン実装された半導体素子が複数の実装された多層基板311のバス配線309を、バス配線用FPC326で実装した多層基板311を液晶表示装置に実装したもので、多層基板311の外部接続端子310とパネル端子315は、異方性導電膜316によって接続が取られている。異方性導電膜316は電氣的接続を確保していると同時に、あ

る程度多層基板311の液晶パネル313への固定も兼ねている。異方性導電膜316に熱硬化性、または熱可塑性と熱硬化性とのブレンドタイプを使った場合には加熱加圧ヘッドを多層基板311に押し当てることによって硬化接続される。また、異方性導電膜316にUV硬化性タイプを使った場合には、加圧ヘッドを多層基板311に押し当て、パネル端子315（ガラス側）側からUV照射して硬化させる。

【0208】また、パネル端子315の露出部分を腐食から守るために、モールド330が充填されている。合わせてモールド330は多層基板311を液晶パネル313に固定する役割も持っている。

【0209】このように、本実施例の多層基板311を用いることによって、従来、TCP方式では困難とされていた80μm以下のファインピッチに対応できる。

【0210】また、従来のCOG方式では液晶パネル基板上でバス配線のクロス配線を行っているため、液晶パネルのバス配線のエリアが広く必要であり、また配線抵抗値を低くするために金属配線が必要であり、コスト高となるのに対して、本実施例の多層基板311を用いることによって、COG方式よりバス配線エリアの省スペース化、および低価格化が可能である。

【0211】〔実施例29〕以下本実施例を図59を用いて説明する。

【0212】図59は本発明の半導体素子の実装構造を電子印字装置であるサーマルプリンタのヘッド部分に実装した一実施例を示す断面図であり、実施例22で示した半導体素子304が多層基板311の第1の層301の開口部320を通過して、第2の層302にフェースダウン実装された半導体素子が複数の実装された多層基板311のバス配線309を、バス配線用FPC326で実装した多層基板311を電子印字装置のサーマルプリンタヘッドに実装したもので、多層基板311の外部接続端子310とパネル端子315は、異方性導電膜316によって接続が取られている。

【0213】〔実施例30〕以下本実施例を図60を用いて説明する。

【0214】図60は実施例23の多層基板の実装構造を、電子光学装置である液晶表示装置に実装した一実施例を示す断面図である。実施例28に対して複数の多層基板311のバス配線を複数の開口部321を有するバス配線用PCB基板327を用いて実装されていることを特徴としている。

【0215】〔実施例31〕以下本実施例を図61を用いて説明する。

【0216】図61は実施例23の多層基板の実装構造を、電子印字装置であるサーマルプリンタのヘッド部分に実装した一実施例を示す断面図である。実施例29に対して複数の多層基板311のバス配線を複数の開口部321を有するバス配線用PCB基板327を用いて実

装されていることを特徴としている。

【0217】〔実施例32〕以下本実施例を図62を用いて説明する。

【0218】図62は実施例20の多層基板の実装構造を、電子光学装置である液晶表示装置に実装した一実施例を示す斜視図である。実施例28に対して複数の多層基板311のバス配線をワイヤーボンディングによるAuワイヤー312で接続されていることを特徴としている。

【0219】〔実施例33〕以下本実施例を図63を用いて説明する。

【0220】図63は実施例20の多層基板の実装構造を、電子印字装置であるサーマルプリンタのヘッド部分に実装した一実施例を示す斜視図である。実施例29に対して複数の多層基板311のバス配線をワイヤーボンディングによるAuワイヤー312で接続されていることを特徴としている。

【0221】〔実施例34〕以下本実施例を図64を用いて説明する。

【0222】図64は実施例21の多層基板の実装構造を、電子光学装置である液晶表示装置に実装した一実施例を示す断面図である。実施例28に対して半導体素子304の入出力端子の接続をワイヤーボンディングで実装していることを特徴としている。

【0223】〔実施例35〕以下本実施例を図65を用いて説明する。

【0224】図65は実施例21の多層基板の実装構造を、電子印字装置であるサーマルプリンタのヘッド部分に実装した一実施例を示す断面図である。実施例29に対して半導体素子304の入出力端子の接続をワイヤーボンディングで実装していることを特徴としている。

【0225】〔実施例36〕以下本実施例を図66を用いて説明する。

【0226】図66は実施例21の多層基板の実装構造を、電子光学装置である液晶表示装置に実装した一実施例を示す断面図である。実施例34に対して複数の多層基板311のバス配線を複数の開口部321を有するバス配線用PCB基板327を用いて実装されていることを特徴としている。

【0227】〔実施例37〕以下本実施例を図67を用いて説明する。

【0228】図67は実施例21の多層基板の実装構造を、電子印字装置であるサーマルプリンタのヘッド部分に実装した一実施例を示す断面図である。実施例35に対して複数の多層基板311のバス配線を複数の開口部321を有するバス配線用PCB基板327を用いて実装されていることを特徴としている。

【0229】〔実施例38〕以下本実施例を図68を用いて説明する。

【0230】図68は実施例21の多層基板の実装構造

を、電子光学装置である液晶表示装置に実装した一実施例を示す斜視図である。実施例28に対して複数の多層基板311のバス配線をワイヤーボンディングによるAuワイヤー312で接続されていることを特徴としている。

【0231】〔実施例39〕以下本実施例を図69を用いて説明する。

【0232】図69は実施例21の多層基板の実装構造を、電子印字装置であるサーマルプリンタのヘッド部分に実装した一実施例を示す斜視図である。実施例29に対して複数の多層基板311のバス配線をワイヤーボンディングによるAuワイヤー312で接続されていることを特徴としている。

【0233】〔実施例40〕本実施例を図70を用いて説明する。

【0234】図70は本発明の液晶表示装置において、実施例1と同様に、液晶駆動用半導体チップ4を多層基板表面にフェイスダウンボンディングした多層基板14を液晶表示パネルの端子18に接続部材19を使って接続されている。接続部の主要部分は実施例1の図4と同様である。ただし、多層基板は多層基板間の接続長を縮めるため、ワイヤーボンディングに必要な部分のみ突出している。

【0235】このように、本実施例の多層基板を用いることによって、多層基板に不要部分を有することなく必要最小限の形状で多層基板間の距離を縮めることにより、ワイヤーボンディングのワイヤー長が短くなり、ワイヤーの断線による接続不良の発生が低減し、低価格で信頼性の高い液晶表示装置が可能である。

【0236】〔実施例41〕本実施例を図71を用いて説明する。

【0237】図71は本発明の液晶表示装置において、実施例1と同様に、液晶駆動用半導体チップ4を多層基板表面にフェイスダウンボンディングした多層基板14を液晶表示パネルの端子18に接続部材19を使って接続され、多層基板間はワイヤーボンディングによって接続されている。接続部の主要部分は実施例1の図4と同様である。ただし、多層基板の上層は他の層より小さくなっており、多層基板の端部に段差が形成されおり、隣接する多層基板間の接続はワイヤーボンディングを二段に分けておこなっている。

【0238】このように、本実施例の多層基板を用いることによって、そのワイヤーボンディングを複数段に分けることにより、ワイヤーボンディング用のランドをまとめることが出来る結果、多層基板の外形を小さくし、コンパクト化、低価格化が可能である。

【0239】〔実施例42〕本実施例を図72を用いて説明する。

【0240】図72は本発明の液晶表示装置において、実施例1と同様に、液晶駆動用半導体チップ4を多層基

板表面にフェイスダウンボンディングした多層基板 14 を液晶表示パネルの端子 18 に接続部材 19 を使って接続されている。接続部の主要部分は実施例 1 の図 4 と同様である。ただし、図 72 の M 部は、多層基板は上層と下層との間に少なくとも一層の中間層を設け、その中間層または下層または中間層および下層を上層より面積を小さくしているため、溝状となっている。

【0241】このように、本実施例の多層基板を用いることによって、その多層基板の上層以外の中間層または下層または中間層および下層の両方を上層より面積を小さくし、治工具を取り付ける部分を設けたことによりリワーク作業時の取り扱いを容易にする。

【0242】〔実施例 43〕本実施例を図 73、図 74、図 75 を用いて説明する。

【0243】図 73 は本発明の液晶表示装置において、液晶駆動用半導体チップを多層基板表面にフェイスダウンボンディングした一実施例の多層基板を分解して示した斜視図である。

【0244】1、2、3 は本実施例の多層（3 層）基板の各層で、1 は第 1 の層、2 は第 2 の層、3 は第 3 の層であり、実施例 1 と同様に、液晶駆動用半導体チップ 4 を多層基板表面にフェイスダウンボンディングされている。ボンディング後は、液晶駆動用半導体チップ 4 の周囲および液晶駆動用半導体チップ 4 と第 1 の層 1 の表面との間は腐食防止および補強のためにモールドしてある。第 1 の層 1 の表面には、液晶駆動用半導体チップ 4 の入力パッドに対応する入力配線 5 がパターンニングされている。また、入力配線 5 はスルーホール 6 を介して第 2 の層 2 のバス配線 10 に接続されている。さらに、入力配線 5 の先端には隣接の他の同様な多層基板とワイヤーボンディングするためのランド 7 が形成されている。

【0245】また、第 1 の層 1 の表面には、液晶駆動用半導体チップ 4 の出力パッドに対応する出力配線 8 がパターンニングされている。ここで、液晶駆動用半導体チップ 4 の出力パッドピッチよりパネルの端子ピッチの方が大きい場合、それぞれの出力パッドとパネルの端子が対応するように第 1 の層 1 上でパターンを広げて配線されている。さらに、出力配線 8 の先端にスルーホール 9 を形成し、第 1 の層の裏面のパネルとの接続端子 13 に接続している。

【0246】なお、上記 1、2、3 の各層は実施例 1 と同様に、アルミナ基材の低温同時焼成セラミック基板である。

【0247】図 74 は図 73 に示した一実施例の多層基板を液晶表示パネルに接続した一実施例の主要部の断面を示す。

【0248】図 75 は図 73 に示した一実施例の多層基板を液晶表示パネルに接続した一実施例の主要部を示す。

【0249】このように、本実施例の多層基板を用いる

ことによって、液晶表示パネル端子上から多層基板の一部を液晶表示パネル端子上から外すことにより、液晶表示装置の厚みを薄くすることが可能である。

【0250】その他に、本実施例の半導体チップを実装した多層基板、およびその多層基板を他の表示装置または電子印字装置に実装することは、半導体チップの種類をプラズマディスプレイ駆動用半導体チップ、または EL 駆動用半導体チップに換えることによって、プラズマディスプレイ、または EL 表示装置に同様に適用できる。また、サーマルヘッド駆動用半導体チップを同様に多層基板に実装し、その多層基板をサーマルヘッドに同様に接続することで電子印字装置に適用できる。

【0251】〔実施例 44〕本発明の他の一実施例を図 76、図 77、図 78 を用いて説明する。図 76、図 77 は本発明の液晶表示装置において、液晶駆動用半導体チップを多層基板表面にフェイスダウンボンディングした一実施例の多層基板を示した斜視図である。この多層基板の材質・構成は実施例 1 の多層基板と同様であるが、取り付け穴 432 を設けてある。取り付け穴 432 の形状を図では円形のものを示したが、長方形、楕円、正方形、長穴等の形状でも良い。

【0252】図 77 は図 76、図 77 で示した多層基板 431a～d を使った本発明の液晶表示装置を示す。液晶駆動用半導体チップ 4 を多層基板表面に搭載した多層基板 14、431a～d をパネル 16 に接続している。多層基板 431a～d に取り付け穴 432 を介して、パネル 16、バックライトユニット 435 と外装化粧ケース 436 の一体物、外装化粧ケース上 433 を固定用ネジ 434 により固定している。これにより、本発明の液晶表示装置で外装化粧ケースを PC（パーソナルコンピュータ）等の外装ケースと兼用する事ができ、従来の液晶表示装置では別部品として必要であったフレーム・金枠等の部品を削減でき部品費の低減ができる。また、組立工数も簡略化でき加工工数も低減できる。

【0253】ここで、多層基板 14・431a～d とパネル端子 18 は実施例 1 と同様に接着部材 19 で接続されモールド 21 により接着補強がされているが、筐体に組み込んだ後の強度（耐振動強度）を向上させるためにパネル端子 18 と多層基板 14・431a～d の側面、または、裏面にモールド 21 を施しても良い。このモールド材は、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物等であり、溶剤タイプ、光硬化タイプまたはそれらの併用タイプである。

【0254】多層基板のパターンと取り付け穴との間の位置精度は±0.1mm以下にする事が可能であることから、パネルパターンの位置と取り付け穴との位置精度は±0.2mm以下を確保できる。筐体である外装化粧ケース 436 への組み付けはこの取り付け穴を使用しているため、バックライトユニット 435 に対しての位置再現

性と外装化粧ケース上 433 へのパネル表示エリアとの位置再現性を確保向上できる。そして、取り付け用ネジ 434 で組立を行った場合はリワーク再組立が容易である。また、プラスチック製の引っかかりのある紙状の部品等を使うと組み付け時に押し込むだけで組立固定が可能となり、簡単な組み込みができる。ここで、バックライトユニット 435 と外装化粧ケース 436 は両面テープ等で固定する方式、また、取り付け用爪等により固定する方式等でも良い。

【0255】〔実施例 45〕本発明の他の一実施例を図 79、図 80、図 81 を用いて説明する。図 79、図 81 で示す様に、多層基板 437a~d のサイズをガラス端子 18 の端面より大きく設計し、取り付け用切り欠き形状をガラス端面より外側に出し固定している。この多層基板の材質・構造は実施例 1 の多層基板と同様であるが、取り付け用切り欠き 438 を設けてある、取り付け用切り欠き 438 の形状は図中では半円状の物を示したが、長方形、正方形、ひし型、楕円、長穴等の全部または一部の形状でも良い。ここで、取り付け用切り欠きの位置を多層基板 437a~d の中央に配置し多層基板長辺方向の中心線に対し左右対象の形状であれば、4 個の部品を 1 種類にする事ができる等部品の標準化が可能である。

【0256】図 80 は図 79 に示した多層基板 437a~d を使った本発明の液晶表示装置を示す。液晶駆動用半導体チップ 4 を多層基板表面に搭載した多層基板 14、437a~d をパネル 16 に接続している。多層基板 437a~d に取り付け用切り欠き 438 を介して、パネル 16、バックライトユニット 435 と外装化粧ケース 436 の一体物、外装化粧ケース上 433 を固定用ネジ 434 により固定している。これにより、本発明の液晶表示装置で外装化粧ケースを PC（パーソナルコンピュータ）等の外装ケースと兼用する事ができ、従来の液晶表示装置では別部品として必要であったフレーム・金枠等の部品を削減でき、また、多層基板 437a~d の取り付け用切り欠き 438 形状統一での部品の標準化も可能なため部品費の低減ができる。さらに、部品点数の削減により液晶表示装置組立も簡略化でき加工工数も低減できる。

【0257】ここで、図 81 は本発明の液晶表示装置における多層基板 437a~d の接続部分の断面を示す。多層基板 14、437a~d とパネル端子 18 は接着部材 19 とモールド 21 により接着補強がされているが、筐体に組み込んだ後の強度（耐振動強度）を向上させるためにパネル端子 18 の端面と多層基板 14、437a~d の側面または、裏面にモールド 21 を施しても良い。

【0258】このモールド材は、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物等であり、溶剤タイプ、光硬化タイプ

またはそれらの併用タイプである。

【0259】多層基板のパターンと取り付け用切り欠きとの間の位置精度は $\pm 0.1\text{mm}$ 以下にする事が可能であることから、パネルパターンの位置と取り付け用切り欠きとの位置精度は $\pm 0.2\text{mm}$ 以下を確保できる。筐体である外装化粧ケース 436 への組み付けはこの取り付け用切り欠きを使用しているため、バックライトユニット 435 に対しての位置再現性と外装化粧ケース上 433 へのパネル表示エリアとの位置再現性を確保向上できる、そして、取り付け用ネジ 434 で組立を行った場合はリワーク再組立が容易である。また、プラスチック製の引っかかりのある紙状の部品等を使うと組み付け時に押し込むだけで組立固定が可能となり、簡単な組み込みができる。ここで、バックライトユニット 435 と外装化粧ケース 436 は両面テープ等で固定する方式、または、取り付け用爪等により固定する方式でも良い。

【0260】〔実施例 46〕以下本実施例を図 82、図 83、図 84、図 85、図 86、図 87、図 88、図 89 を用いて説明する。

【0261】図 82 は本発明の液晶表示装置において、3 個の液晶駆動用半導体チップをひとつの多層基板表面にフェイスダウンボンディングした一実施例の多層基板 6000 を示す。

【0262】図 83 は上記図 82 の多層基板 6000 を分解して示した斜視図である。ここで、液晶駆動用半導体チップ 1100、1200、1300 の出力側のパッドピッチ P1 は $80\mu\text{m}$ であり、パネル端子 18 のピッチ P2 は $50\mu\text{m}$ であり、 $P1 > P2$ の関係となる場合の実施例である。このパネル端子ピッチ $P2 = 50\mu\text{m}$ は 6 インチクラスの VGA カラーの液晶表示装置において必要となる微細な接続ピッチである。

【0263】1000、2000、3000、4000、5000 は本実施例の多層（5 層）基板の各層で、1000 は第 1 の層、2000 は第 2 の層、3000 は第 3 の層、4000 は第 4 層、5000 は第 5 層であり、液晶駆動用半導体チップ 1100、1200、1300 は公知の方法（例えば、半導体の Au パンプを Ag ペーストを用いて基板に接続する方法、または異方性導電膜を用いる方法、または半田パンプを用いたフリップチップ方法等）により第 1 の層 1000 の表面にフェイスダウンボンディングされている。ボンディング後は、液晶駆動用半導体チップ 1100、1200、1300 の周囲および 1100、1200、1300 と 1000 の表面との間は腐食防止および補強のためにモールド 20 をしてある（図示は省略してある）。このモールド材として、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物であり、溶剤タイプ、熱硬化タイプ、光硬化タイプまたはそれらの併用タイプである。

【0264】図 84 は第 1 の層の配線、スルーホール、

47

貫通穴等を示す平面図である。

【0265】図85は第2の層の配線、スルーホール、貫通穴等を示す平面図である。

【0266】図86は第3の層の配線、スルーホール、貫通穴等を示す平面図である。

【0267】図87は第4の層の配線、スルーホール、ランド等を示す平面図である。

【0268】図88は第5の層の配線、スルーホール、接続端子等を示す平面図である。

【0269】第1の層1000の表面には、1100、1200、1300の入力パッドに対応する入力配線1110、1210、1310がパターンニングされている。また、入力配線1110、1210、1310（ただし、1110-1、1110-N、1210-1、1210-N、1310-1、1310-Nを除く）はそれぞれのスルーホール1120、1220、1320を介して第2の層2000のバス配線2020に接続されている。さらに、第2の層2000のバス配線2020は第2の層2000のスルーホール2030、第3の層3000のスルーホール3030を介して、第4の層4000のバス配線4020に接続されている。入力配線1110-1、1110-N、1210-1、1210-N、1310-1、1310-Nはカスケード接続するため、他の入力配線と別の配線をしてある。すなわち、液晶駆動用半導体チップ1100の入力配線1110-1は第1の層1000のスルーホール1120-1、第2の層2000のスルーホール2120、および第3の層3000のスルーホール3120を介して配線4020に接続している。液晶駆動用半導体チップ1100の入力配線1110-Nは第1の層1000のスルーホール1120-N、第2の層2000のスルーホール2120を介して、第3の層3000の配線3020に接続している。また、液晶駆動用半導体チップ1200の入力配線1210-1は第1の層1000のスルーホール1220-1、第2の層2000のスルーホール2220を介して、第3の層3000の配線3020に接続し、入力配線1210-Nは第1の層1000のスルーホール1220-N、第2の層2000のスルーホール2220を介して、第3の層3000の配線3020に接続している。また、液晶駆動用半導体チップ1300の入力配線1310-1は第1の層1000のスルーホール1320-1、第2の層2000のスルーホール2320を介して配線3020に接続している。液晶駆動用半導体チップ1300の入力配線1310-Nは第1の層1000のスルーホール1320-N、第2の層2000のスルーホール2320を介して、第3の層3000の配線3020に接続している。さらに、その配線3020は第3の層3000のスルーホール3120を介して、第4の層4000の配線4020に接続している。さらに、配線4020には隣接の他の同様な多

48

層基板とワイヤーボンディングするためのランド4040が形成されている。このランド4040に対応するように、第1の層1000、第2の層2000、第3の層3000に貫通穴1010、2010、3010が設けられてあり、ワイヤーボンディングしやすくしてある。

【0270】また、第1の層1000の表面には、液晶駆動用半導体チップ1100、1200、1300の出力パッドに対応する出力配線1130、1230、1330がパターンニングされ、第1の層1000のスルーホール1140、1240、1340、第2の層2000のスルーホール2140、2240、2340、第3の層3000のスルーホール3140、3240、3340、第4の層4000のスルーホール4140、4240、4340、および第5の層5000のスルーホール5140、5240、5340を介して配線5050、接続端子5060に接続している。ここで、1100、1200、1300の出力パッドピッチよりパネルの端子ピッチの方が小さいため、それぞれの出力パッドとパネルの端子が対応するように第1の層1000の表面でパターンを狭めて配線している。本実施例では、スルーホール1140、1240、1340、2140、2240、2340、3140、3240、3340、4140、4240、4340をそれぞれ1列に配置してあるが、複数列の千鳥配列等でもかまわない。また、出力パッドピッチとパネルの端子ピッチの整合を複数層に渡って行ってもよい。

【0271】なお、第1の層1000、第2の層2000、第3の層3000、第4の層4000、第5の層5000の各層はアルミナ基材の低温同時焼成セラミック基板である。厚みはそれぞれ0.25mmのものを使用した。入力配線1110、1210、1310、1110-1、1210-1、1310-1、1110-N、1210-N、1310-N、出力配線1130、1230、1330、配線2020、3020、4020、5050はAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。また、スルーホール1120、1220、1320、1120-1、1220-1、1320-1、1120-N、1220-N、1320-N、1140、1240、1340、2030、2120、2220、2320、2340、3030、3120、3140、3240、3340、4140、4240、4340、5140、5240、5340も同様にAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。また、ランド4040、接続端子5060も同様にAu、Ag、AgPd、Cu等の金属ペーストの焼成物である。それらはそれぞれの層毎に公知の印刷方式によりパターンニングされ、各層を重ね合わせ、焼成して一体化し完成している。それぞれのパターンニング焼成された金属の厚みは通常0.001mmから0.05mm程度であるが、抵抗値を下げるために0.05mmから

0.2mm程度にしてもよい。

【0272】ただし、第1の層1000の表面の入力配線1110、1210、1310、1110-1、1210-1、1310-1、1110-N、1210-N、1310-N、出力配線1130、1230、1330、および第5の層5000の裏面の配線5050、接続端子5060は配線ピッチ、寸法精度等によっては、Au、Ag、AgPd、Cu等の金属ペーストの全面印刷後、フォトリソ等によってパターン形成してもよい。この時のパターン厚みは0.001mmから0.2mm程度である。または印刷方式ではなくAu、Ag、Cu等の蒸着、またはスパッタ等による薄膜形成後、フォトリソ、メッキ等の工程によってパターン形成してもよい。この時のパターン厚みは0.0005mmから0.1mm程度である。

【0273】本実施例の多層基板は5層構造のものであったが、当然のことながら、他の層数でもかまわない。また、ノイズ対策や静電気対策等のために中間にグランド層を1層または複数層設けてもよい。

【0274】このように、液晶駆動用半導体チップの出力側のパッドピッチP1が80μmで、パネル端子の接続ピッチP2が50μmであるというように、P1>P2の関係となる場合には、従来例であるTCPで複数個の液晶駆動用半導体チップを液晶表示装置に搭載すると隣接のTCPどうしが重なり合ったり、入力端子へのバス配線基板の接続が困難だったりという不具合があったが、本実施例の多層基板を使うことによって、各隣接する多層基板の重なり合いもなく、コンパクトに搭載することができる。したがって、今後益々増えるであろうPDA（パーソナル デジタル アシスタンス）等の小型情報端末機器の表示装置として、大容量表示（VGA、XGA仕様等）であり、なおかつ軽量薄型化、コンパクト化に対応する液晶表示装置を提供できる。

【0275】また、ひとつの多層基板に3個の液晶駆動用半導体チップをボンディングすることは、ひとつの多層基板に1個の液晶駆動用半導体チップをボンディングしたもの3個分と比較すると、入出力配線を効率よく配線でき、半導体チップも効率よく配置できるため、必要な多層基板の面積は小さくなり、部品費を安くできる。また、多層基板を個々にばらす（ダイシング、またはブレイク等）工数や半導体チップをボンディング、モールドするための多層基板のセット、リセットの工数等も削減でき、コストダウンができ、安価な液晶表示装置を提供できる。

【0276】図89は図82に示した一実施例の多層基板を液晶表示パネルに接続した一実施例を示す図。

【0277】カラー液晶表示型のパネル16（例えば640*3*480ドット表示）に図82に示した一実施例の多層基板6000（160出力の液晶駆動用半導体チップを3個搭載してある）をX側に4個、実施例1と

同様な多層基板14（240出力の液晶駆動用半導体チップを1個搭載してある）をY側に2個をそれぞれパネル端子18に接続してある。ただし、図中にはパネル配線、および多層基板の配線は表示していない。多層基板14、6000の接続端子13、5060とパネル端子18は、実施例1と同様に接続部材19によって接続が取られている。導電部材19は電気的接続を確保していると同時にある程度多層基板14、6000のパネルへの固定も兼ねている。

【0278】ここで使用する接続部材19は異方性導電膜であり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独または複数の混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、Au、Cu、Fe等の単独または複数のメッキをした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独または複数の混合または化合物である。この異方性導電膜をパネル端子18と多層基板14、6000の接続端子13、5060との間に配置し、異方性導電膜に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプの接着剤を使った場合には加熱加圧ヘッドを多層基板14、6000に押し当てることによって硬化接続される。また、異方性導電膜にUV硬化性タイプの接着剤を使った場合には加圧ヘッドを多層基板14、6000に押し当て、パネル端子18（ガラス側）側からUV照射して硬化させる。

【0279】他の接続部材として、異方性導電接着剤があり、主に導電粒子と接着剤より構成されている。この導電粒子は半田粒子、Ni、Au、Ag、Cu、Pb、Sn等の単独または複数の混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリル等）にNi、Au、Cu、Fe等の単独または複数のメッキをした粒子、カーボン粒子等である。また、この接着剤はスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系等の単独または複数の混合または化合物である。この異方性導電接着剤は液状、またはペースト状であり、印刷方法、ディスペンサを使ったディスペンサ方法等の公知の方法により、パネル端子16の接続部分に配置する。異方性導電接着剤に熱硬化性または熱可塑性と熱硬化性とのブレンドタイプの接着剤を使った場合には加熱加圧ヘッドを多層基板14、6000に押し当てることによって硬化接続される。また、異方性導電接着剤にUV硬化性タイプの接着剤を使った場合には加圧ヘッドを多層基板14、6000に押し当て、パネル端子18（ガラス側）側からUV照射して硬化させる。

【0280】また、パネル端子18の露出部分を腐食か

51

ら守るために、モールド 21 が施されている（図では省略してある）。合わせてモールド 21 は多層基板 14、6000 をパネルに固定する役割も持っている。このモールド材としては、エポキシ、アクリル、ウレタン、ポリエステル等の単独またはそのいくつかの混合または化合物であり、溶剤タイプ、熱硬化タイプ、光硬化タイプまたはそれらの併用タイプである。

【0281】隣接する多層基板 14 間、および多層基板 6000 間のバス配線の接続は、ランド 7、4040 を介してワイヤー 15 によってワイヤーボンディングされている。また、パネルの X 側および Y 側の端に位置する多層基板 14 および多層基板 6000 のそれぞれの片側の入力端子は中継基板 7000 にワイヤー 15 によってワイヤーボンディングされている。さらに、中継基板 7000 には外部から信号および電源等をいれるための接続部材 8000 が接続されている。この接続部材 8000 には、図では省略しているが、配線パターンが 1 層または複数層にあり、また電子部品等も搭載していてもかまわない。ワイヤー 15 として、Au、Al、Cu 等の金属またはそれらの金属の合金（Be、Si、Mg 等を含有するものも含む）を使用できる。また、ワイヤーボンディング部、ワイヤー部等を腐食から守るため、および機械的に補強する等のためにモールド 21 が同様に施されている（図では省略してある）。ワイヤーボンディングされる幅は多層基板の幅以内に納まり、コンパクトになっている。

【0282】ここで、ひとつの多層基板に 3 個の液晶駆動用半導体チップをボンディングしたものを使用しているので、ひとつの多層基板に 1 個の液晶駆動用半導体チップをボンディングしたものを接続した場合より、多層基板間の接続箇所は、8 箇所削減（11 箇所から 3 箇所になっている）できている。これにともなう、ワイヤー 15 の部材の削減、およびワイヤーボンディングの工数の削減ができています。

【0283】このように、本実施例の多層基板を用いることによって、従来、TAB 方式では別のバス基板を用いてバス配線のクロス配線を行っていたものを、同一多層基板内でクロス配線を処理できている。したがって、基板内の配線を高密度にすることによって TAB 方式よりコンパクト化が可能であり、さらに別のバス基板を使わないため低価格化が可能である。

【0284】また、従来の COG 方式ではパネル基板上でバス配線のクロス配線を行っていたため、バス配線のエリアが広く必要であり、また配線抵抗値を低くするために金属配線が必要でありコスト高となるのに対して、本実施例の多層基板を用いることによって、COG 方式よりバス配線エリアの省スペース化、および低価格化が可能である。

【0285】また、液晶駆動用半導体チップの出力側のパッドピッチ P1 が 80 μ m で、パネル端子の接続ピッ

52

チ P2 が 50 μ m であるというように、P1 > P2 の関係となる場合においても、各隣接する多層基板の重なり合いもなく、コンパクトに搭載することができ、今後益々増えるであろう PDA（パーソナル デジタル アシスタンス）等の小型情報端末機器の表示装置として、大容量表示（VGA、XGA 等）であり、なおかつ軽量薄型化、コンパクト化に対応する液晶表示装置を提供できる。

【0286】【実施例 47】図 90 は本発明による液晶表示装置の一実施例を示す図であり、液晶表示装置を構成する液晶パネルを示した図である。

【0287】また、図 91 は図 90 に示した液晶表示パネル 16 の A-B における断面図を表わした図である。

【0288】本液晶表示パネルは、COM 側透明基板 502 と、COM 側透明基板 502 よりも縦および横方向の長さを長くした SEG 側透明基板 501 からなっており、透明基板にはガラスを用いている。SEG 側透明基板 501 上には、酸化インジウムからなる SEG 側電極端子 503、SEG 側透明電極 505、SEG 側透明基板上に形成された COM 側電極端子 504 が、COM 側透明基板 502 上には COM 側透明電極 506 が、それぞれスパッタ法、あるいは蒸着法によって形成されており、COM 側透明基板 502 と SEG 側透明基板 501 との間には液晶 509 がシール材 508 によって封入されている。SEG 側透明基板 501 上の SEG 側電極端子 503 は、SEG 側透明基板 501 上にほぼ全面に形成された SEG 側透明電極 505 の延長であり、SEG 側を駆動する液晶駆動用駆動回路を接続するための端子である。また、同じく SEG 側透明基板 501 上に形成されている COM 側電極端子 504 は、COM 側を駆動する液晶駆動用集積回路を接続するための端子であり、COM 側透明基板 502 上のほぼ全面に形成されている COM 側透明電極 506 と導電材 507 により接続されている。

【0289】この COM 側透明基板 502 上の COM 側透明電極 506 と SEG 側透明基板 501 上の COM 側電極端子 504 との接続構造を、図 91 を用いて説明する。COM 側透明基板 502 上の COM 側透明電極 506 は、シール材 508 の内側の液晶 509 中において SEG 側透明基板 501 上の COM 側電極端子 504 に、導電材 507 によって電気的に接続される。この導電材 507 としては、Au、Ag、AgPd、Cu などの金属ペースト、異方性導電性接着剤、異方導電性のある導電ゴムなどを用いることができる。また、異方性導電性接着剤としては、導電粒子として、半田粒子、Ni、Au、Ag、Cu、Pb、Sn 等の単独又は複数の混合、合金、またはメッキ等による複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネート、アクリルなど）に Ni、Au、Cu、Fe 等の単独または複数のメッキを施した導電粒子や、この粒子に絶縁コートをし

た導電粒子などを用いることができ、接着剤としてスチレンブタジエンスチレン（ＳＢＳ）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系などの単独または複数の混合または化合物を用いた異方性導電性接着剤を使用することができる。また、この異方性導電性接着剤は、厚さ数ミクロンから数十ミクロンのシート状のものや、ペースト状になったものなどを用いることができる。

【０２９０】導電材５０７の塗布方法は、導電材５０７に前記導電材の種類のを何を用いるかによって変わってくる。導電材５０７として、Ａｕ、Ａｇ、ＡｇＰｄ、Ｃｕなどの金属ペーストのように異方導電性のない導電材を用いた場合、ＣＯＭ側電極端子５０４の一本一本の、ＣＯＭ側透明電極５０６と対向する部分にのみ、隣接する透明電極とショートしないように、塗布あるいは印刷する。一方、各種異方性導電接着剤を用いた場合、ＣＯＭ側電極端子５０４からＣＯＭ側透明電極５０６の方向にのみ電氣的導通を得ることができるので、ＣＯＭ側電極端子５０４の、ＣＯＭ側透明電極５０６と対向する部分に、隣接透明電極とのショートを気にすることなく、連続的に塗布することができる。このため、大型で、ＣＯＭ側電極端子５０４の本数が多い液晶表示パネルを製造する場合には、導電材５０７として各種異方性導電接着剤を用いる方が、生産性に優れている。

【０２９１】なお、本実施例においては、ＣＯＭ側透明基板５０２上のＣＯＭ側透明電極５０６をＳＥＧ側透明基板５０１上のＣＯＭ側電極端子５０４に導電材５０７を用いて接続し、ＳＥＧ側透明基板５０１上に全ての電極端子を形成しているが、逆にＣＯＭ側透明基板５０２をＳＥＧ側透明基板５０１よりも幅、長さとも大きく形成し、ＳＥＧ側透明基板５０１上のＳＥＧ側透明電極５０５をＣＯＭ側透明基板５０２上の電極端子に導電材によって接続し、ＣＯＭ側透明基板５０２上に全ての電極端子を設ける構造としてもよい。

【０２９２】また、本実施例ではＳＥＧ側透明基板５０１、ＣＯＭ側透明基板５０２にガラスを用いているが、これら透明基板の材質としては、他にエポキシ、アクリル、ポリエチレンテフタレート、ポリエステル、ポリエーテルサルフォン、ポリカーボネイト、三酢酸セルロース、ポリサルフォン、ポリエーテルエーテルケトン、ポリアリレートなどの単独あるいはそれらのいくつかを複合化した硬質透明プラスチック板、可とう性のある透明フィルム基板などを用いることができる。

【０２９３】以上のような構成にすることにより、液晶表示パネルの製造工程において、液晶表示パネルを裏返すことなく全ての液晶駆動回路を接続することができるため、製造工程を簡略化、および製造コスト低減が実現でき、このため安くて品質のよい液晶表示装置を提供することができる。また、ＣＯＭ側透明基板５０２上のＣＯＭ側透明電極５０６をＳＥＧ側透明基板５０１上のＣ

ＯＭ側電極端子５０４に導電材５０７によって接続している部分が、液晶５０９をＳＥＧ側透明基板５０１とＣＯＭ側透明基板５０２との間に封入するシール材５０８の内側（液晶５０９側）にあるので、導電材５０７が直接空気や薬品などに触れることがなく、導電材５０７を保護するための部材、および工程を必要としないため、製造工程が複雑化せず、また製造コストも抑えることができるといった利点を有する。

【０２９４】〔実施例４８〕図９２は本発明による液晶表示装置の一実施例を示す図であり、ＣＯＭ側透明基板５０２上のＣＯＭ側透明電極５０６とＳＥＧ側透明基板５０１上のＣＯＭ側電極端子５０４との電氣的接続に、シール材を兼ねた導電材５１０を用いた液晶パネルを示した図である。

【０２９５】本液晶表示パネルは、外見上は実施例４７の図９０で示した液晶パネルと同様であり、ＣＯＭ側透明基板５０２と、ＣＯＭ側透明基板５０２よりも縦及び横方向の長さを長くしたＳＥＧ側透明基板５０１からなっており、透明基板にはガラスを用いている。ＳＥＧ側透明基板５０１上には、酸化インジウムからなるＳＥＧ側電極端子５０３、ＳＥＧ側透明電極５０５、ＳＥＧ側透明基板上に形成されたＣＯＭ側電極端子５０４が、また、ＣＯＭ側透明基板５０２上にはＣＯＭ側透明電極５０６が、それぞれスパッタ法、あるいは蒸着法によって形成されている。ＳＥＧ側透明基板５０１上のＳＥＧ側電極端子５０３は、ＳＥＧ側透明基板５０１上にほぼ全面に形成されたＳＥＧ側透明電極５０５の延長であり、ＳＥＧ側を駆動する液晶駆動用集積回路を接続するための端子である。また、同じくＳＥＧ側透明基板５０１上に形成されているＣＯＭ側電極端子５０４は、ＣＯＭ側を駆動する液晶駆動用集積回路を接続するための端子であり、ＣＯＭ側透明基板５０２上のほぼ全面に形成されているＣＯＭ側透明電極５０６と、シール材を兼ねた導電材５１０により電氣的に接続されている。また、このシール材を兼ねた導電材５１０は液晶５０９をＳＥＧ側透明基板５０１と、ＣＯＭ側透明基板５０２との間に封入する役割も持っている。

【０２９６】このシール材を兼ねた導電材５１０を形成する方法を以下に説明する。図９２のように、従来シール材として用いられてきたエポキシ系樹脂が塗布される部分のほぼ中央に当たり、しかもそれぞれのＣＯＭ側電極端子５０４の、ＣＯＭ側透明電極５０６との重なり部分に、導電材５０７を塗布あるいは印刷する。導電材５０７としては、Ａｕ、Ａｇ、ＡｇＰｄ、Ｃｕなどの金属ペースト、あるいは、導電粒子として半田粒子、Ｎｉ、Ａｕ、Ａｇ、Ｃｕ、Ｐｂ、Ｓｎなどの単独またはそのいくつかの混合、合金またはメッキなどによる複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネイト、アクリル等）にＮｉ、Ｃｏ、Ｐｄ、Ａｕ、Ａｇ、Ｃｕ、Ｆｅ、Ｓｎ、Ｐｂなどの単独またはそのいくつかを

55

メッキした粒子、カーボン粒子などを用い、接着剤としてスチレンブタジエンスチレン（SBS）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系などの単独またはそのいくつかの混合または化合物を用いた異方性導電性接着剤などを用いることができる。金属ペーストを導電材として用いた場合は、COM側電極端子504の一本一本の、COM側透明電極506と対向する部分にのみ、隣接する透明電極とショートしないように、塗布あるいは印刷する。一方、各種異方性導電接着剤を用いた場合には、COM側電極端子504からCOM側透明電極506の方向にのみ電氣的導通を得ることができるので、COM側電極端子504の、COM側透明電極506と対向する部分に、隣接透明電極とのショートを気にすることなく、連続的に塗布することができる。この後、シール材として用いられるエポキシ系樹脂を、先に塗布あるいは印刷された導電材を囲むように印刷あるいは塗布する。この後、位置合わせを行ったSEG側透明基板501とCOM側透明基板502を重ね合わせ、加熱加圧、または加圧UV照射する。このようにすることによって中心部に導電材を持つシール材を兼ねた導電材510を形成することができる。

【0297】また、従来シール材として用いられてきたエポキシ系樹脂中に均一に、半田粒子、Ni、Au、Ag、Cu、Pb、Snなどの単独またはそのいくつかの混合、合金またはメッキなどによる複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネイト、アクリル等）にNi、Co、Pd、Au、Ag、Cu、Fe、Sn、Pbなどの単独またはそのいくつかをメッキした粒子、カーボン粒子などを用いた導電粒子を混入したものをシール材を兼ねた導電材510として用いることもできる。さらに、従来シール材として使用されてきたエポキシ系樹脂を用いずに、導電粒子として半田粒子、Ni、Au、Ag、Cu、Pb、Snなどの単独またはそのいくつかの混合、合金またはメッキなどによる複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネイト、アクリル等）にNi、Co、Pd、Au、Ag、Cu、Fe、Snなどの単独またはそのいくつかをメッキした粒子、カーボン粒子などを用い、接着剤としてスチレンブタジエンスチレン（SBS）系、アクリル系、ポリエステル系、ウレタン系などの単独またはそのいくつかの混合または化合物を用いた異方性導電性接着剤のみを用い、これをシール材を兼ねた導電材として用いることができ、この場合、異方性導電性接着剤としては、厚さ数ミクロンのシート状のものや、ペースト状のものなどを用いることができる。

【0298】なお、本実施例においては、COM側透明基板502上のCOM側透明電極506をSEG側透明基板501上のCOM側電極端子504に導電材を用いて接続し、SEG側透明基板501上に全ての電極端子を形成しているが、逆にCOM側透明基板502をSE

56

G側透明基板501よりも幅、長さとも大きく形成し、SEG側透明基板501上のSEG側透明電極505をCOM側透明基板502上の電極端子に接続し、COM側透明基板502上に全ての電極端子を設ける構造としてもよい。

【0299】また、本実施例ではSEG側透明基板501、COM側透明基板502にガラスを用いているが、これら透明基板の材質としては、他にエポキシ、アクリル、ポリエチレンテフタレート、ポリエステル、ポリエーテルサルフォン、ポリカーボネイト、三酢酸セルロース、ポリサルフォン、ポリエーテルエーテルケトン、ポリアリレートなどの単独あるいはそれらのいくつかを複合化した硬質透明プラスチック板、可とう性のある透明フィルム基板などを用いることができる。

【0300】以上のような構成にすることにより、実施例47で示した液晶表示パネルよりもシール材—導電材間の表示に直接関係のないエリアを小さくすることができ、同一画面表示範囲の液晶表示パネルにおいて、表示装置全体の大きさをよりコンパクトにすることができる。また、液晶表示パネルの製造工程においては、液晶表示パネルを裏返すことなく全ての液晶駆動回路を接続することができるため、製造工程を簡略化、および製造コスト低減が実現でき、このため安くても品質がよく、軽量コンパクトな液晶表示装置を提供することができる。また、COM側透明基板502上のCOM側透明電極506をSEG側透明基板501上のCOM側電極端子504にシール材を兼ねた導電材510によって接続しているため、導電材部分が直接空気や薬品などに触れることがなく、導電材507を保護するための部材、および工程を必要としないため、製造工程が複雑化せず、また製造コストも抑えることができるといった利点を有する。

【0301】〔実施例49〕図93は、本発明による液晶表示装置の一実施例を示す図であり、COM側透明基板502上の透明電極をSEG側透明基板501上の電極端子に接続し、SEG側透明基板上に全ての電極端子を設けた液晶表示パネル16に、液晶駆動用半導体チップ4をフェイスダウンボンディングした多層基板14を実装した一実施例を示す図である。また、図94は、図93のB部を拡大して示した図である。

【0302】多層基板14は、液晶パネル16を構成するSEG側透明基板501上の電極端子に、異方性導電接着剤を用いて、電氣的、機械的に接続されている。この接続に用いられる異方性導電接着剤としては、導電粒子として、半田粒子、Ni、Au、Ag、Cu、Pb、Snなどの単独またはそのいくつかの混合、合金またはメッキなどによる複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネイト、アクリル等）にNi、Co、Pd、Au、Ag、Cu、Fe、Sn、Pbなどの単独またはそのいくつかをメッキした粒子、カーボン

粒子などを用い、また接着剤としてスチレンブタジエンスチレン（ＳＢＳ）系、アクリル系、ポリエステル系、ウレタン系などの単独またはそのいくつかの混合または化合物を用いたものを使用することができる。

【０３０３】隣接する多層基板１４との間のバス配線の電氣的接続は、ワイヤーボンディング法を用いて、ワイヤー１５によって接続される。このワイヤー１５としてはＡｕ、Ａｌ、Ｃｕ等の金属、あるいはそれらの金属の合金を用いることができる。

【０３０４】また、ＳＥＧ側透明基板５０１上には、ＳＥＧ側を駆動する液晶駆動用半導体チップ４を実装した多層基板１４と、ＣＯＭ側を駆動する液晶駆動用半導体チップ４を実装した多層基板１４とを接続する接続配線６０１が形成されており、ＳＥＧ側を駆動する多層基板１４とＣＯＭ側を駆動する多層基板１４はこの接続配線６０１、及び、ワイヤー１５により接続されている。この接続配線６０１は、透明電極上に金属薄膜を、メッキ、スパッタ法、蒸着法などにより形成したものを、透明電極上にＮｉメッキを行い、その上にＡｕメッキを施したもの、またはＡｌメッキを施したものなどを用いることができる。また、外部電源回路基板からの信号は、一連の多層基板１４の最も右側の多層基板の内蔵共通入力配線の端子から、テープ電線５１１などを用いて接続される。

【０３０５】さらに、図が煩雑になるため、図中には示していないが、多層基板１４を実装してある部分は、ワイヤー１５や、多層基板１４、液晶駆動用半導体チップ４、さらにＳＥＧ側透明基板５０１上に形成してある電極端子、および接続配線６０１などの保護のため、紫外線硬化型樹脂、あるいはシリコン樹脂などで覆ってある。

【０３０６】このようにバス配線を内蔵した多層基板１４を用いることにより、従来のＴＣＰを用いた場合に必要であったバス回路基板が必要なくなるため、同一表示面積の液晶表示パネルを用いたとき、表示部以外の部分の面積を、従来のＴＣＰを用いた液晶表示装置より小さくすることができる。

【０３０７】また、ＳＥＧ側透明基板５０１上に全ての電極端子を設けたので、液晶駆動用半導体チップ４を実装した多層基板１４をＳＥＧ側透明基板５０１上の電極端子に接続する製造工程において、液晶表示パネル１６を裏返す必要がない。このため、製造装置を簡単化することができ、また、多層基板１４の実装部の保護のための紫外線硬化樹脂またはシリコン樹脂などの塗布時にも、未硬化樹脂がたれる心配がないなど、製造時間の短縮、及び製造コストを低減することができるといった利点を有する。

【０３０８】〔実施例５０〕本発明の別の一実施例を、以下に図９５、図９６、図９７、図９８、及び図９９を用いて説明する。

【０３０９】図９５、及び図９６は、本発明による液晶表示装置において、ＳＥＧ側透明基板上にのみ電極端子を設けた液晶表示パネルの、ＳＥＧ側液晶駆動回路とＣＯＭ側液晶駆動回路とが接するコーナー部に設置する、液晶駆動回路に電源、及び信号を供給するための接続基板を示したものである。

【０３１０】図９５に示した接続基板６０２は、ＳＥＧ側液晶駆動回路とＣＯＭ側駆動回路の共通バス回路を接続するためのもので、セラミックス製の材質の接続基板６０２上に、Ａｕペースト印刷による接続配線６０５が施してある。

【０３１１】また図９６に示した入力端子付き接続基板６０７は、図９５に示した接続基板に電源、及び信号を、外部の電源回路から入力するための接続基板入力端子６０６を付加したもので、入力端子付き接続基板上層基板６０３及び、入力端子付き接続基板下層基板６０４からなる２層構造になっている。入力端子付き接続基板上層基板６０３、および入力端子付き接続基板下層基板６０４はセラミックスからなり、入力端子付き接続基板上層基板６０３上には接続基板入力端子６０６、および接続配線６０５が、入力端子付き接続基板下層基板６０４上には接続配線６０５が、それぞれＡｕペースト印刷により形成されている。入力端子付き接続基板上層基板６０３上の接続基板入力端子６０６および接続配線６０５と、入力端子付き接続基板下層基板６０４上の接続配線６０５とは、入力端子付き接続基板上層基板６０３上に設けられたスルーホールにより接続され、入力端子付き接続基板上層基板６０３および入力端子付き接続基板下層基板６０４上の接続配線６０５によって、接続基板入力端子６０６から入力される電源及び信号は、ＳＥＧ側及びＣＯＭ側の駆動回路にそれぞれ分配されるようになっている。

【０３１２】なお、ここでは配線基板の接続基板６０２、入力端子付き接続基板上層基板６０３、入力端子付き接続基板下層基板６０４としてセラミックス基板を用い、接続配線６０５にＡｕペーストを用いているが、接続基板６０２、入力端子付き接続基板上層基板６０３、入力端子付き接続基板下層基板６０４の材質として、他に、ガラスエポキシ基板、フェノール樹脂系基板などの各種樹脂基板、ガラス、ポリイミド基板などを用いることができ、また、接続配線６０５としては他に、Ａｇ、ＡｇＰｄ、Ｃｕ等の金属ペースト焼成物、Ｃｕ、Ａｕ、Ａｌなどの金属薄膜をエッチング法により配線に形成したもの、Ｃｕ、Ａｕ、Ａｌなどの金属を蒸着法、あるいはスパッタ法などによりパターン形成したもの、Ｃｕ、Ａｕ、Ａｌなどの薄膜配線をメッキ法によりパターン形成したもの、Ｃｕなどの金属箔をエッチング法によりパターン形成したものなどを用いることができる。

【０３１３】これらの配線基板を液晶パネルに使用した例を図９７、図９８、図９９に示す。

【0314】図97は、SEG側透明基板上にのみ電極端子を設けた液晶表示パネルの、SEG側液晶駆動回路とCOM側液晶駆動回路とが接するコーナー部に、液晶駆動回路に電源、及び信号を供給するための接続基板を実装した液晶表示装置を示したものである。

【0315】図98は、図97のC部の拡大図である。

【0316】図99は、図97のD部の拡大図である。

【0317】液晶表示パネル16は、SEG側透明基板501、COM側透明電極502からなっており、COM側透明基板502上に形成されている透明電極は、導電材によりSEG側透明基板上に形成されているCOM側電極端子に接続されている。これによって液晶駆動用半導体チップ4を実装された多層基板14は全てSEG側透明基板501上に実装され、実施例1と同様に異方性導電接着剤によりSEG側透明基板上の電極端子と接続されている。隣接する多層基板14の共通バス回路は全てワイヤーボンディング法によりAuワイヤー15で電氣的に接続されている。

【0318】COM側の液晶駆動用半導体チップ4を実装した多層基板14と、SEG側の液晶駆動用半導体チップ4を実装した多層基板14とが接するコーナー部には、C部にSEG側の多層基板14とCOM側の多層基板14とを接続する接続基板602を、D部にSEG側の多層基板14とCOM側の多層基板14とを接続し、かつ電源回路との接続端子を持つ入力端子付き接続基板607をそれぞれ異方性導電接着剤を用いてSEG側透明基板501上に実装してある。接続基板602、および入力端子付き接続基板607にはSEG側透明基板501上の透明電極基板と電氣的接続をとる端子が設置されていないにもかかわらず異方性導電接着剤を用いたのは、多層基板14が異方性導電接着剤を用いてSEG側透明基板501上の電極端子に接続されているため、製造工程上、同一のものをを用いた方がコストダウンなどに有利であるためである。当然他の接着剤、例えば紫外線硬化樹脂、熱硬化型樹脂、有機溶剤を用いた各種樹脂性接着剤、各種瞬間接着剤などさまざまな接着剤も用いることができる。接続基板602、および入力端子付き接続基板607は、それぞれ隣接するSEG側の多層基板14、およびCOM側の多層基板14とワイヤーボンディング法によりAuワイヤー15で接続され、これにより一連のSEG側多層基板に電源、及び画像信号が送られる。また、外部電源回路との接続は、入力端子付き接続基板607上に設置されている接続基板入力端子606で行われ、これにより液晶表示装置全体の電源、および信号が供給される。

【0319】なお、ここでは接続配線605のみを持った接続基板602と接続配線605と接続基板入力端子606を持った入力端子付き接続基板607の両方を用いて液晶表示装置を構成しているが、接続配線605のみを持った接続基板602のみを2個用いてSEG側の

多層基板14とCOM側の多層基板14とを接続基板602を介して接続し、外部電源回路からの信号入力は、一連のSEG側の多層基板の接続基板の実装してあるのと反対側（COM側の多層基板のない側）の多層基板14の共通バス配線端子から入力する構成としてもよい。また逆に、接続配線605と接続基板入力端子606の両方を持つ入力端子付き接続基板607を2枚用いて液晶表示装置を構成し、液晶表示パネルの上下に実装されているSEG側の液晶駆動用半導体チップの電圧レベルを均一にする構成としてもよい。

【0320】また、ここでは隣接多層基板同士の共通バス回路の接続、および多層基板と接続基板との接続に、ワイヤーボンディング法によるAuワイヤーを用いているが、この接続には他にAl、Cu及び、それらの合金からなるワイヤー、フレキシブル回路基板、ビニール電線を始めとする各種電線などを用い、ワイヤーボンディング法、半田、異方性導電性接着剤などの手法により電氣的に接続することができる。

【0321】以上のような構成にすることにより、透明電極上に金属メッキを施した配線よりも低抵抗な配線でSEG側多層基板とCOM側多層基板の共通バス回路を接続することができ、液晶表示装置の表示品位をより良好にすることができる。また、透明電極上に金属メッキを施す必要がないため、製造コストを低減することができる。

【0322】〔実施例51〕図100は、本発明による液晶表示装置の一実施例を示す図であり、COM側透明基板502上の透明電極をSEG側透明基板501上の電極端子に接続し、SEG側透明基板上に全ての電極端子を設け、SEG側の液晶駆動回路として液晶駆動用半導体チップ4をフェイスダウンボンディングした多層基板14を実装してある液晶表示パネル16に、COM側の液晶駆動回路として液晶駆動用半導体チップ4および電源回路を一体化した電源回路一体COM多層基板608を実装した液晶表示装置を示したものである。

【0323】図101は、図100の電源回路一体COM多層基板608の実装部分を拡大した図である。

【0324】また、図102は、電源回路一体COM多層基板608の断面図である。電源回路一体COM多層基板608は、電源一体COM多層基板608上にフェイスダウンボンディングされているCOM側の液晶駆動用半導体チップ4に電源およびCOM側画像信号を供給すると共に、SEG側の液晶駆動用半導体チップ4を実装した多層基板14にも同様に電源とSEG側画像信号を供給する機能を持っている。

【0325】この電源回路一体COM多層基板608の構造を図101、および図102を用いて説明する。電源回路一体COM多層基板608は、セラミックス製の上層基板610、中間基板611、下層基板612による多層構造になっており、液晶駆動用半導体チップ4、

61

および電源回路を構成する各種電子部品 609 は、公知の方法（例えば、Ag ペーストを用いて基板に接続する方法、異方性導電接着剤を用いる方法など）により上層基板 610 に実装されている。なお、図 100、図 101 では各配線パターンの図示は省略している。実装後は、液晶駆動用半導体チップ 4 および各種電子部品 609 の周囲、および液晶駆動用半導体チップ 4 と上層基板 610 の表面との間の腐食防止、および補強のためにモールドしてある。ただし、図が煩雑になるため、モールドの図示は省略してある。上層基板 610 の表面には各液晶駆動用半導体チップ 4 の入力パッドに対応する回路パターン 613-1 が形成されている。これらの液晶駆動用半導体チップ 4 の入力パッドに対応する回路パターン 613-1 は、スルーホール 615-1、中間基板 611 上の回路パターン 613-2、スルーホール 615-3、下層基板 612 上の回路パターン 613-3、スルーホール 615-4 を介して、同じ電源回路一体 COM 多層基板 608 に各種電子部品 609 で構成される電源回路の回路パターン 613-4 に接続されている。なお、ここではスルーホール 615-1、中間基板 611 上の回路パターン 613-2、スルーホール 615-3、下層基板 612 上の回路パターン 613-3、スルーホール 615-4 を経由して電源回路の回路パターン 613-4 に接続しているが、回路パターンのレイアウト上で、液晶駆動用半導体チップ 4 の入力パッドに対応した回路パターン 613-1 と電源回路の回路パターン 613-4 との間を横切る別の回路パターンがあるなどの問題がなければ、液晶駆動用半導体チップ 4 の入力パッドに対応した回路パターン 613-1 と電源回路の回路パターン 613-4 を上層基板 610 上で直接接続することもできる。また、上層基板 610 上には各液晶駆動用半導体チップ 4 の出力パッドに対応する回路パターン 613-5 がそれぞれ形成されており、この各液晶駆動用半導体チップ 4 の出力パッドに対応する回路パターン 613-5 はスルーホール 615-2 を介し、下層基板 612 に形成されているパネルとの接続端子 614 に接続されている。

【0326】なお、ここでは電源回路一体 COM 多層基板 608 を構成する上層基板 610、中間基板 611、下層基板 612 としてアルミナ基材の低温同時焼成セラミックス製基板を用いているが、他にガラスエポキシ基板、フェノール樹脂系基板などの各種樹脂系基板、ポリイミド、アラミドなどのフレキシブル基板、ガラス、硬質プラスチック、などを用いることができる。

【0327】また、ここでは回路パターン 613-1、613-2、613-3、613-4、パネルとの接続端子 614 として Au ペースト焼成物を用いているが、これらの回路パターン 613-1、613-2、613-3、613-4、接続端子 614 として他に、Ag、AgPd、Cu 等の金属ペースト焼成物、Cu、Au、

62

Al などの金属薄膜をエッチング法により配線に形成したもの、Cu、Au、Al などの金属を蒸着法、あるいはスパッタ法などによりパターン形成したもの、Cu、Au、Al などの薄膜配線をメッキ法により形成したもの、Cu などの金属箔をエッチング法により形成したものなどを用いることができる。

【0328】このようにして構成される電源回路一体 COM 多層基板 608 は、液晶表示パネル 16 を構成する SEG 側透明基板 501 上に設けられた電極端子に、異方性導電接着剤を用いて電氣的、機械的に接続される。この異方性導電接着剤としては、導電粒子として半田粒子、Ni、Au、Ag、Cu、Pb、Sn などの単独またはそのいくつかの混合、合金またはメッキなどによる複合金属粒子、プラスチック粒子（ポリスチレン、ポリカーボネイト、アクリル等）に Ni、Co、Pd、Au、Ag、Cu、Fe、Sn、Pb などの単独またはそのいくつかをメッキした粒子、カーボン粒子などを用い、接着剤としてスチレンブタジエンスチレン（SB S）系、エポキシ系、アクリル系、ポリエステル系、ウレタン系などの単独またはそのいくつかの混合または化合物を用いたものなどを使用することができる。

【0329】また、この電源回路一体 COM 多層基板 608 は、SEG 側駆動用の電源、および画像信号を SEG 側の液晶駆動用半導体チップに供給する機能を持ち、電源回路一体 COM 基板 608 の上層基板 610 上に形成される SEG 側の駆動回路との接続端子と、隣接する SEG 側の多層基板 14 とは、Au ワイヤー 15 をワイヤーボンディング法を用いて接続され、SEG 側の多層基板 14 に電源、および、画像信号を供給している。

【0330】なお、この電源回路一体 COM 多層基板 608 と隣接する SEG 側の多層基板 14 との電氣的接続は Au ワイヤーの他に Al、Cu、及びそれらの合金からなるワイヤーなどを用いることができ、また、フレキシブル配線基板を用い、半田付け、あるいは異方性導電接着剤によって電氣的、機械的に接続してもよい。

【0331】このような構成とすることにより、従来のように別体の電源回路と液晶表示装置とを接続する必要がなくなり、また多層基板を一つ一つ液晶表示パネルに接続する必要がないので、工程を短縮し、製造にかかる時間を大幅に短縮することができるなど、製造コストを大幅に削減することができる。また、電源、および信号を接続するための長い配線を必要としないので、外部からのノイズの侵入が少なくなり、良好な表示を得ることができる。

【0332】〔実施例 52〕図 103 は、本発明による液晶表示装置野一実施例を示す図であり、従来用いられてきた、液晶を挟み込む 2 枚の透明基板のうち、コモン電極（COM）側透明基板 502 の長さを、セグメント電極（SEG）側透明基板 501 よりも長くし、かつ、COM 側透明基板 502 の幅よりも SEG 側透明基板 5

01の幅の方が広くなるようにして、2枚のCOM側透明基板502、およびSEG側透明基板501を重ね合わせてシール剤508によって液晶を封入し、それぞれ他方と重なっていない部分までSEG側透明基板501上に形成されたSEG側透明電極505、およびCOM側透明基板502上に形成されたCOM側透明電極506を延ばし、これを液晶駆動回路との接続端子とする液晶パネル16のCOM側透明電極に、COM側の液晶駆動回路として液晶駆動用半導体チップ4および、電源回路を一体化した、電源回路一体COM多層基板608を

【0333】また、図104は、図103に示した液晶表示装置を、COM側透明基板502の側から示した図である。

【0334】電源回路一体COM多層基板608は、液晶表示パネル16を構成するCOM側透明基板502上に設けられた透明電極端子に、異方性導電接着剤を用いて電氣的、機械的に接続される。

【0335】また、この電源回路一体COM多層基板608は、SEG側駆動用の電源、および画像信号をSEG側液晶駆動用半導体チップに供給する機能を持ち、電源回路一体COM基板608上に形成されるSEG側駆動回路との接続端子と、SEG側バス基板50043とは、テープ電線511を用いて接続され、SEG側バス基板50043を通じて、各TCP50042上に実装されているSEG側の液晶駆動用半導体チップ4に電源、および、画像信号を供給している。

【0336】このような構成とすることにより、従来用いられてきた液晶表示パネルを用いた場合でも、従来のように別体の電源回路と液晶表示装置とを接続する必要がなくなり、また液晶駆動用集積回路を搭載した基板を一つ一つ液晶表示パネルに接続する必要がないので、工程を短縮し、製造にかかる時間を大幅に短縮することができるなど、製造コストを大幅に削減することができる。また、電源、および信号を接続するための長い配線を必要としないので、外部からのノイズの侵入が少なくなり、良好な表示を得ることができる。

【0337】〔実施例53〕図105は、本発明による液晶表示装置の一実施例を示す図であり、実施例47または実施例48に示した、COM側透明基板502上の透明電極をSEG側透明基板501上の電極端子に接続し、SEG側透明基板501上に全ての電極端子を設けた本発明による液晶表示パネル16に、従来から液晶駆動用半導体チップの実装に用いられている、液晶駆動用半導体チップ4を実装したTCP50042を実装したものである。それぞれのTCP50042は、各TCP50042上に実装された液晶駆動用半導体チップへの入力信号を伝えるSEG側バス基板50043およびCOM側バス基板50052に半田付によって電氣的、機

械的に接続されている。

【0338】この液晶表示装置を製造するには、まずCOM側透明基板502およびSEG側透明基板501によって構成される液晶表示パネル16に、液晶駆動用半導体チップ4を前もって実装したTCP50042を、異方性導電接着剤などを用いて接続する。つぎに紫外線硬化型樹脂のモールド21をSEG側透明基板501の端子部の透明電極露出部全てに塗布し硬化させる。この後、液晶表示パネルを、大まかな位置あわせを行ったSEG側バス基板50043およびCOM側バス基板50052の上にのせ、SEG側バス基板50043とTCP50042、COM側バス基板50052とTCP50042の位置合わせを行った後半田付けを行い、後にSEG側バス基板50043とCOM側バス基板50052をテープ電線511を用いて半田にて接続する。

【0339】以上のように、従来型の液晶表示パネルを用いた場合には、SEG側のTCPを接続した後、COM側のTCPを接続するとき、および、紫外線硬化型樹脂を塗布・硬化させるときに少なくとも計2回の液晶表示パネル裏返し作業が必要であったが、本発明の液晶表示パネルを用いることにより、裏返し作業がなくなり、また、紫外線硬化型樹脂の塗布工程が1回で済むようになるなど、製造工程の大幅な単純化が実現できる。

【0340】このように従来技術であるTCPを用いて液晶駆動回路を液晶表示パネルに実装する場合でも、本発明の構造を持つ液晶表示パネルを用いることによって工程が短縮・単純化され、大幅なコストダウンが可能となる。

【0341】

【発明の効果】以上説明したように、半導体素子の入力配線、バスラインおよび接続端子を多層基板に形成し、そこに複数の半導体素子を実装し表示素子の電極に接続することで、駆動制御回路基板が不要になると同時に半導体素子の相互接続本数が削減できるため信頼性が向上する。

【0342】また、液晶駆動用半導体チップの搭載範囲が小さく、薄く、コンパクトであり、さらに安価な液晶表示装置を提供できる。

【0343】また、液晶表示パネルを構成する2枚の透明基板のどちらか一方の電極が他方の透明基板の電極に接続され、その透明基板にのみ液晶駆動回路を接続するための接続端子を形成する構成としたので、液晶表示装置の製造工程を簡略化できるとともに、製造工程の自動化を容易にすることができ、これにより液晶表示装置の製造上の大幅なコスト低減を実現できるという効果を有する。

【0344】また、液晶表示パネルを構成する2枚の透明基板のどちらか一方の電極を、他方の透明基板の電極に接続する手段として、2枚の透明電極の間に挟持される液晶を封入するシール剤を兼ねた導電材を用いる構造

としたので、画像表示エリアが広く、かつ装置がコンパクトで、安価な液晶表示装置を提供できるという効果を有する。

【0345】また、液晶表示パネルの、X側駆動回路とY側駆動回路とが接するコーナー部に、電源及び信号を供給するための基板を設置する構成としたので、液晶表示装置の表示品位を従来より良好にすることができ、また製造コストを低減できるといった効果を有する。

【0346】また、液晶駆動用集積回路と電源回路を搭載した多層基板を用いたので、工程削減が可能となり、製造コストを大幅に削減することができる。また、電源及び、信号を接続するための長い配線が必要としないので、外部からのノイズの侵入が少なくなり、良好な表示を得ることができるという効果を有する。

【図面の簡単な説明】

【図1】本発明の一実施例の多層基板を分解して示した図である。

【図2】本発明の一実施例の液晶表示装置を示す図である。

【図3】本発明の一実施例の液晶表示装置の主要部分を示す図である。

【図4】本発明の一実施例の液晶表示装置の主要部分の断面を示す図である。

【図5】本発明の他の一実施例の多層基板を分解して示した図である。

【図6】本発明の他の一実施例の液晶表示装置の主要部分を示す図である。

【図7】本発明の他の一実施例の多層基板を分解して示した図である。

【図8】本発明の他の一実施例の液晶表示装置の主要部分を示す図である。

【図9】本発明の他の一実施例の液晶表示装置の主要部分を示す図である。

【図10】本発明の他の一実施例の液晶表示装置の主要部分の断面を示す図である。

【図11】本発明の他の一実施例の多層基板を分解して示した図である。

【図12】本発明の他の一実施例の液晶表示装置の主要部分を示す図である。

【図13】本発明の他の一実施例の液晶表示装置の主要部分を示す図である。

【図14】本発明の他の一実施例の液晶表示装置の主要部分を示す図である。

【図15】本発明の他の一実施例の多層基板を分解して示した図である。

【図16】本発明の他の一実施例の液晶表示装置を示す図である。

【図17】本発明の他の一実施例の液晶表示装置の主要部分を示す図である。

【図18】本発明の他の一実施例の液晶表示装置の主要

部分の断面を示す図である。

【図19】本発明の他の一実施例の多層基板を分解して示した図である。

【図20】本発明の他の一実施例の液晶表示装置の主要部分を示す図である。

【図21】本発明の一実施例の異方性導電膜の断面を示す図である。

【図22】本発明の他の一実施例の異方性導電膜の断面を示す図である。

【図23】本発明の一実施例の異方性導電接着剤の断面を示す図である。

【図24】本発明の一実施例の異方性導電膜または異方性導電接着剤の接続部分の主要部分の断面を示す図である。

【図25】本発明の一実施例を示す半導体素子の実装構造と表示素子に接続した断面図である。

【図26】本発明の一実施例を示す半導体素子の実装構造と表示素子に接続した平面図である。

【図27】本発明の一実施例を示す接続部の詳細配線図である。

【図28】本発明の一実施例の液晶表示装置の結線ブロック図である。

【図29】本発明の半導体素子の実装構造の一実施例を示す図である。

【図30】本発明の半導体素子の実装構造の一実施例を示す図である。

【図31】本発明の半導体素子の実装構造の一実施例を示す図である。

【図32】本発明の半導体素子を実装したLCDモジュールの一実施例を示す図である。

【図33】本発明の半導体素子の実装構造の一実施例を示す図である。

【図34】本発明の半導体素子の実装構造の一実施例を示す図である。

【図35】本発明の半導体素子の実装構造の一実施例を示す図である。

【図36】本発明の半導体素子を実装した電子印字装置の一実施例を示す図である。

【図37】本発明の半導体素子を実装した電子印字装置の一実施例を示す図である。

【図38】本発明の半導体素子の実装構造の一実施例を示す図である。

【図39】本発明の半導体素子の実装構造の一実施例を示す図である。

【図40】本発明の液晶表示装置の平面図である。

【図41】本発明の半導体素子を実装した液晶表示装置の一実施例を示す図である。

【図42】本発明の半導体素子の実装構造の一実施例を示す図である。

【図43】本発明の一実施例の多層基板を分解して示し

た図である。

【図 4 4】本発明の一実施例の多層基板に半導体素子を実装した図である。

【図 4 5】本発明の一実施例の多層基板に半導体素子を実装した図である。

【図 4 6】本発明の一実施例の多層基板に半導体素子を実装した図である。

【図 4 7】本発明の一実施例の多層基板に半導体素子を実装した図である。

【図 4 8】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 4 9】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 0】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 1】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 2】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 3】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 4】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 5】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 6】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 7】本発明の一実施例の多層基板に半導体素子を複数個実装した図である。

【図 5 8】本発明の一実施例の多層基板を電子光学装置に実装した図である。

【図 5 9】本発明の一実施例の多層基板を電子印字装置に実装した図である。

【図 6 0】本発明の一実施例の多層基板を電子光学装置に実装した図である。

【図 6 1】本発明の一実施例の多層基板を電子印字装置に実装した図である。

【図 6 2】本発明の一実施例の多層基板を電子光学装置に実装した図である。

【図 6 3】本発明の一実施例の多層基板を電子印字装置に実装した図である。

【図 6 4】本発明の一実施例の多層基板を電子光学装置に実装した図である。

【図 6 5】本発明の一実施例の多層基板を電子印字装置に実装した図である。

【図 6 6】本発明の一実施例の多層基板を電子光学装置に実装した図である。

【図 6 7】本発明の一実施例の多層基板を電子印字装置に実装した図である。

【図 6 8】本発明の一実施例の多層基板を電子光学装置

に実装した図である。

【図 6 9】本発明の一実施例の多層基板を電子印字装置に実装した図である。

【図 7 0】本発明の一実施例の液晶表示装置の主要部分を示す図である。

【図 7 1】本発明の一実施例の液晶表示装置の主要部分を示す図である。

【図 7 2】本発明の一実施例の液晶表示装置の主要部分を示す図である。

【図 7 3】本発明の一実施例の多層基板を分解して示した図である。

【図 7 4】本発明の一実施例の液晶表示装置の主要部分の断面を示す図である。

【図 7 5】本発明の一実施例の液晶表示装置の主要部分を示す図である。

【図 7 6】本発明の一実施例の液晶表示装置の主要部分を示す図である。

【図 7 7】本発明の一実施例の多層基板の取り付け穴を示す図である。

【図 7 8】本発明の一実施例の多層基板の取り付け穴を示す図である。

【図 7 9】本発明の一実施例の多層基板の他の形状の取り付け穴を示す斜視図である。

【図 8 0】本発明の一実施例の液晶表示装置を示す図である。

【図 8 1】本発明の一実施例の多層基板の取り付け状態を示す断面図である。

【図 8 2】本発明の一実施例の多層基板を示した図である。

【図 8 3】本発明の一実施例の多層基板を分解して示した図である。

【図 8 4】本発明の一実施例の多層基板の第 1 の層を示した図である。

【図 8 5】本発明の一実施例の多層基板の第 2 の層を示した図である。

【図 8 6】本発明の一実施例の多層基板の第 3 の層を示した図である。

【図 8 7】本発明の一実施例の多層基板の第 4 の層を示した図である。

【図 8 8】本発明の一実施例の多層基板の第 5 の層を示した図である。

【図 8 9】本発明の一実施例の液晶表示装置を示す図である。

【図 9 0】本発明の一実施例を示す図。

【図 9 1】本発明の一実施例を示す図 9 0 の A-B にける断面図。

【図 9 2】本発明の一実施例を示す図。

【図 9 3】本発明の一実施例を示す図。

【図 9 4】本発明の一実施例を示す図 9 3 の B 部の拡大図。

【図 9 5】本発明の一実施例を示す図。

【図 9 6】本発明の一実施例を示す図。

【図 9 7】本発明の一実施例を示す図。

【図 9 8】本発明の一実施例を示す図 9 7 の C 部の拡大図。

【図 9 9】本発明の一実施例を示す図 9 7 の D 部の拡大図。

【図 1 0 0】本発明の一実施例を示す図。

【図 1 0 1】本発明の一実施例を示す図 1 0 0 の電源回路一体多層基板部分の拡大図。

【図 1 0 2】本発明の一実施例を示す図であり、電源回路一体基板の断面図。

【図 1 0 3】本発明の一実施例を示す図。

【図 1 0 4】本発明の一実施例を示す図。

【図 1 0 5】本発明の一実施例を示す図。

【図 1 0 6】従来の液晶表示装置を示す図である。

【図 1 0 7】従来の液晶表示装置の主要部分を示す図である。

【図 1 0 8】従来の液晶表示装置の主要部分の断面を示す図である。

【図 1 0 9】従来の他の液晶表示装置の主要部分の断面を示す図である。

【図 1 1 0】従来の異方性導電膜の断面を示す図である。

【図 1 1 1】従来の異方性導電膜の接続部の主要部分の断面を示す図である。

【図 1 1 2】従来の異方性導電膜の接続部の主要部分の断面を示す図である。

【図 1 1 3】従来の半導体素子の実装構造と表示素子に接続した断面図。

【図 1 1 4】従来の半導体素子の実装構造と表示素子に接続した平面図。

【図 1 1 5】従来の半導体素子の実装構造と表示素子に接続した平面図。

【図 1 1 6】従来の液晶表示パネルを示す図。

【図 1 1 7】従来の液晶表示パネルを示す図であり図 1 1 6 の E-F における断面図。

【符号の説明】

1. 第 1 の層

2. 第 2 の層

3. 第 3 の層

4. 、 4' . 液晶駆動用半導体チップ

5. 、 5' . 入力配線

6. スルーホール

7. ランド

8. 出力配線

9. スルーホール

10. バス配線

11. スルーホール

12. スルーホール

13. 接続端子

14. 多層基板

15. ワイヤー

16. パネル

17. 接続基板

18. パネル端子

19. 接続部材

20. モールド

21. モールド

10 22. ワイヤーボンディング用ランド

23. ワイヤー

24. 接続基板

25. スルーホール

26. スルーホール

27. 接続端子

28. バス配線

29. パネル端子

30. スルーホール

31. 異方性導電膜

20 32. 導電粒子

33. 接着剤

34. セパレータ

35. 異方性導電接着剤

d. 導電粒子の粒子径

D. 導電粒子の粒子径

h. 接着剤の厚み

H. 接着剤の厚み

k. 接続端子の厚み

K. 端子先端部の厚み

30 110. 液晶表示素子

111-1. ～ 111-12. 半導体素子

112-1. ～ 112-4. 多層基板

113. 液晶表示素子電極端子

114. 多層基板端子

115. 異方性導電接着剤

P11. ～ P3n. 液晶駆動出力線

1311. ～ 131n. カラー画素

201. 半導体素子 (LSI)

202. 多層基板

40 203. 電子素子 (液晶表示素子)

204. 入力配線

205. 出力配線

206. パンプ

208. モールド剤

209. ACF

210. 接着剤

211. LSI 端子

213. 電子印字素子 (サーマルプリンタヘッド)

221. 内部導電層

50 231. LCD 端子

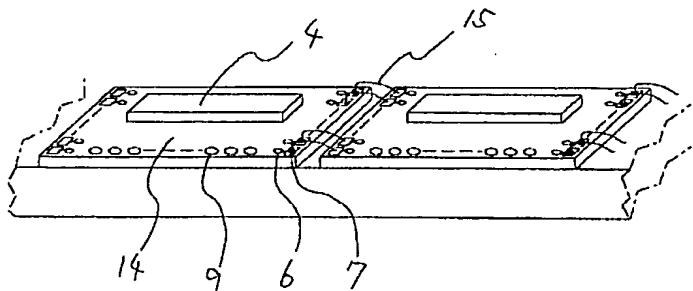
301. 第1の層
 302. 第2の層
 303. 第3の層
 304. 半導体素子
 305. 入力配線
 306. スルーホール
 307. ランド
 308. 出力配線
 309. バス配線
 310. 外部接続端子
 311. 多層基板
 312. Auワイヤー
 313. 液晶パネル
 314. 接続基板
 315. パネル端子
 316. 異方性導電膜
 317. モールド
 318. ワイヤーボンディング用ランド
 319. T C P
 320. 開口部
 321. バス基板開口部
 322. バス基板
 323. 先端部
 324. 出力端子スルーホール
 325. 電極
 326. バス配線用 F P C
 327. バス配線用 P C B 基板
 328. バス配線用接続ランド
 329. 電子印字素子
 330. モールド
 431. 取り付け穴を有した多層基板
 431a. 取り付け穴を有した多層基板
 431b. 取り付け穴を有した多層基板
 431c. 取り付け穴を有した多層基板
 431d. 取り付け穴を有した多層基板
 432. 取り付け穴
 433. 外装化粧ケース上
 434. ネジ
 435. バックライトユニット
 436. 外装化粧ケース
 437. 取り付け用切り欠きを有した多層基板
 437a. 取り付け用切り欠きを有した多層基板
 437b. 取り付け用切り欠きを有した多層基板
 437c. 取り付け用切り欠きを有した多層基板
 437d. 取り付け用切り欠きを有した多層基板
 438. 取り付け用切り欠き
 501. S E G 側透明基板
 502. C O M 側透明基板
 503. S E G 側電極端子
 504. C O M 側電極端子

505. S E G 側透明電極
 506. C O M 側透明電極
 507. 導電材
 508. シール材
 509. 液晶
 510. シール材を兼ねた導電材
 511. テープ電線
 601. 接続配線
 602. 接続基板
 10 603. 入力端子付き接続基板上層基板
 604. 入力端子付き接続基板下層基板
 605. 接続配線
 606. 接続基板入力端子
 607. 入力端子付き接続基板
 608. 電源回路一体 C O M 多層基板
 609. 電子部品
 610. 上層基板
 611. 中間基板
 612. 下層基板
 20 613-1. 液晶駆動用半導体チップの入力パッドに対応する回路パターン
 613-2. 中間基板上の回路パターン
 613-3. 下層基板上の回路パターン
 613-4. 電源回路の回路パターン
 613-5. 液晶駆動用集積回路の出力パッドに対応する回路パターン
 614. 接続端子
 615-1. スルーホール
 615-2. スルーホール
 30 615-3. スルーホール
 615-4. スルーホール
 615-5. スルーホール
 1000. 第1の層
 1010. 貫通穴
 1100. 液晶駆動用半導体チップ
 1110. 入力配線
 1110-1. 入力配線
 1110-N. 入力配線
 1120. スルーホール
 40 1120-1. スルーホール
 1120-N. スルーホール
 1130. 出力配線
 1130-1. 出力配線
 1130-N. 出力配線
 1140. スルーホール
 1140-1. スルーホール
 1140-N. スルーホール
 1200. 液晶駆動用半導体チップ
 1210. 入力配線
 50 1210-1. 入力配線

73

1210-N. 入力配線
 1220. スルーホール
 1220-1. スルーホール
 1220-N. スルーホール
 1230. 出力配線
 1230-1. 出力配線
 1230-N. 出力配線
 1240. スルーホール
 1240-1. スルーホール
 1240-N. スルーホール
 1300. 液晶駆動用半導体チップ
 1310. 入力配線
 1310-1. 入力配線
 1310-N. 入力配線
 1320. スルーホール
 1320-1. スルーホール
 1320-N. スルーホール
 1330. 出力配線
 1330-1. 出力配線
 1330-N. 出力配線
 1340. スルーホール
 1340-1. スルーホール
 1340-N. スルーホール
 2000. 第2の層
 2010. 貫通穴
 2020. 配線
 2030. スルーホール
 2120. スルーホール
 2140. スルーホール
 2220. スルーホール
 2240. スルーホール
 2320. スルーホール
 2340. スルーホール
 3000. 第3の層
 3010. 貫通穴
 3020. 配線
 3030. スルーホール

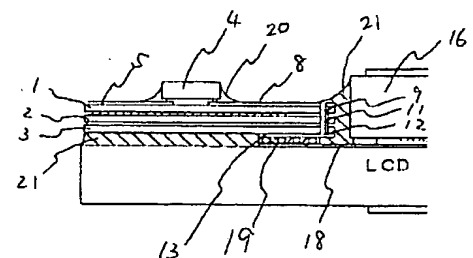
【図3】



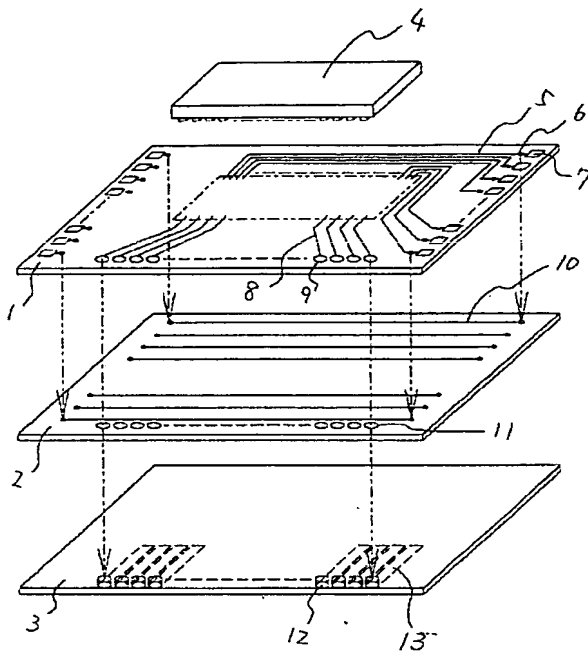
74

3120. スルーホール
 3140. スルーホール
 3240. スルーホール
 3340. スルーホール
 4000. 第4の層
 4020. 配線
 4040. ランド
 4140. スルーホール
 4240. スルーホール
 10 4340. スルーホール
 5000. 第5の層
 5050. 配線
 5060. 接続端子
 5140. スルーホール
 5240. スルーホール
 5340. スルーホール
 6000. 多層基板
 7000. 中継基板
 8000. 接続部材
 20 50041. 液晶駆動用半導体チップ
 50042. TCP
 50043. バス基板 (SEG側)
 50044. 入力配線
 50045. 出力配線
 50046. 先端部
 50047. 入力配線
 50048. バス配線
 50049. 異方性導電膜
 50050. 導電粒子
 30 50051. 接着剤
 50052. バス基板 (COM側)
 50151. TCP
 50152. 可とう性配線部材
 50153. TCP出力端子
 50154. TCP入力端子
 50155. 駆動制御回路基板

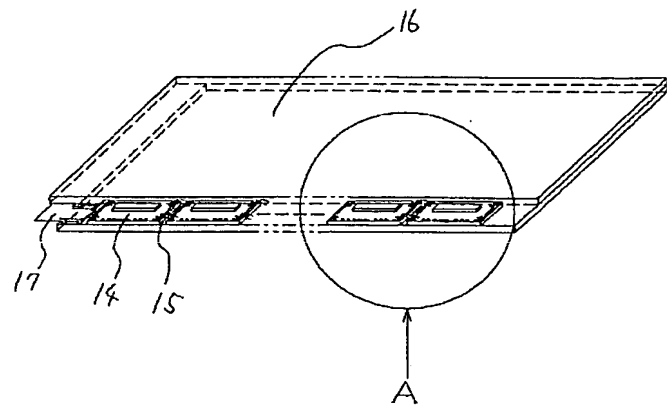
【図10】



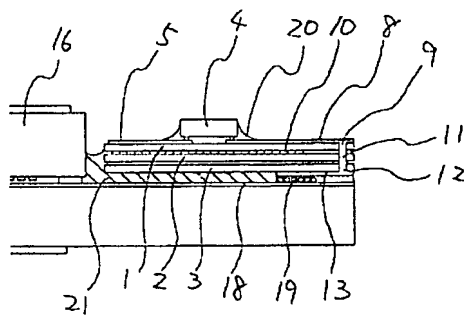
【図1】



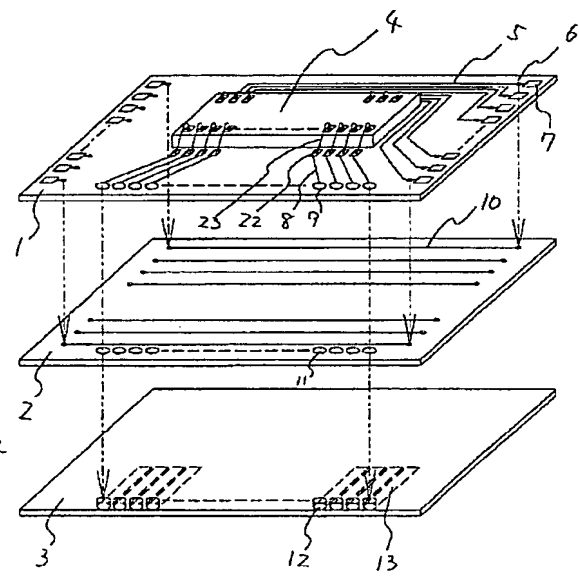
【図2】



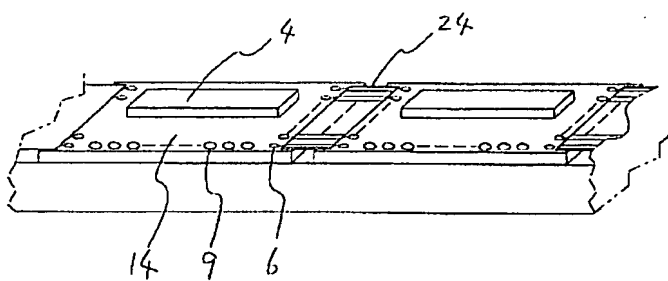
【図4】



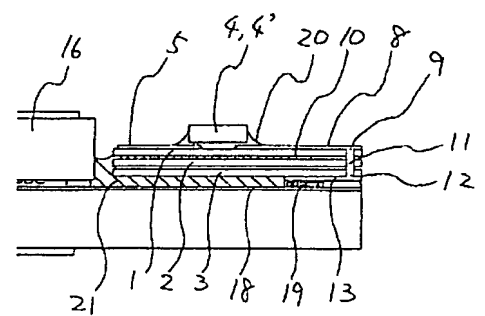
【図5】



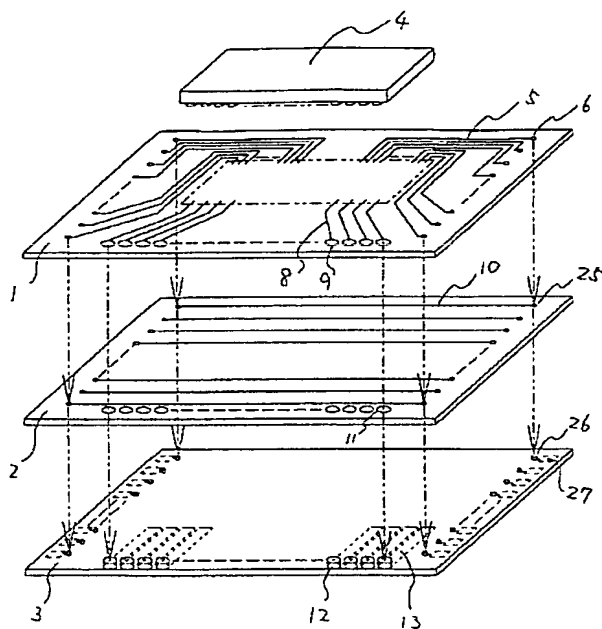
【図6】



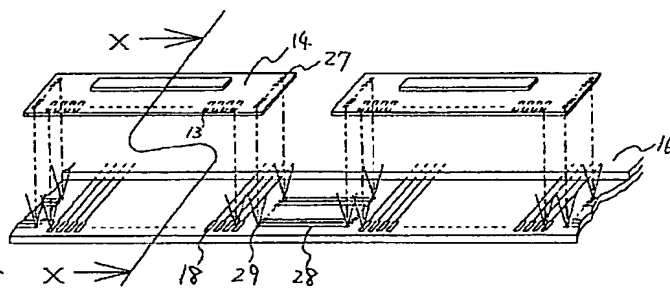
【図18】



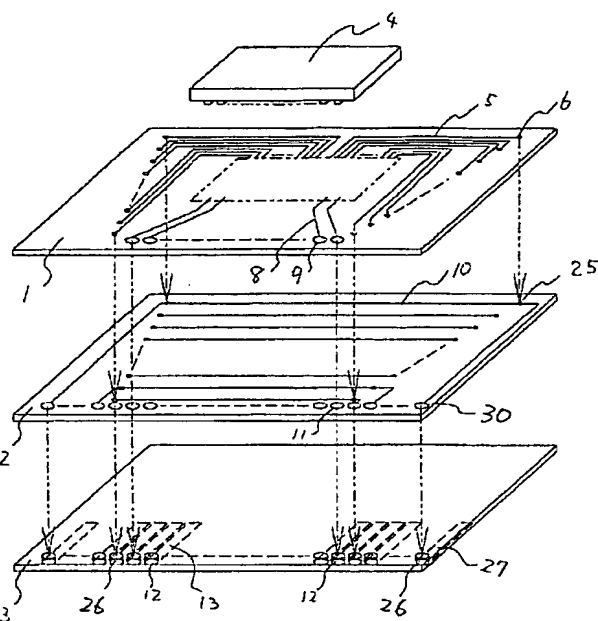
【図7】



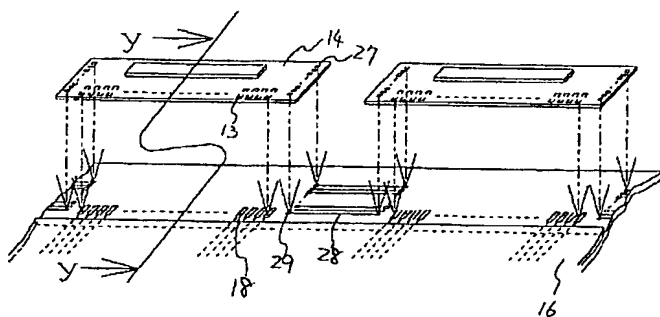
【図8】



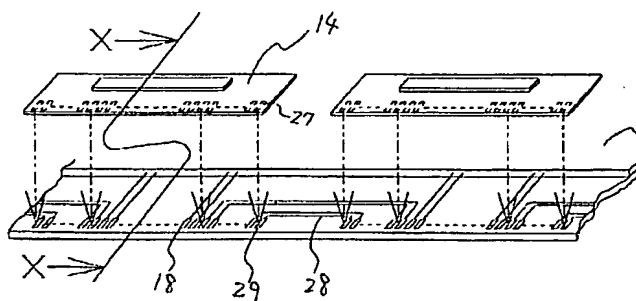
【図11】



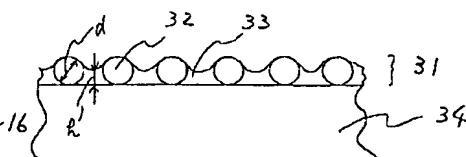
【図9】



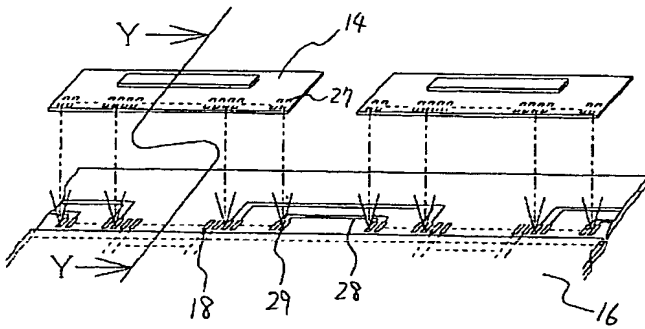
【図12】



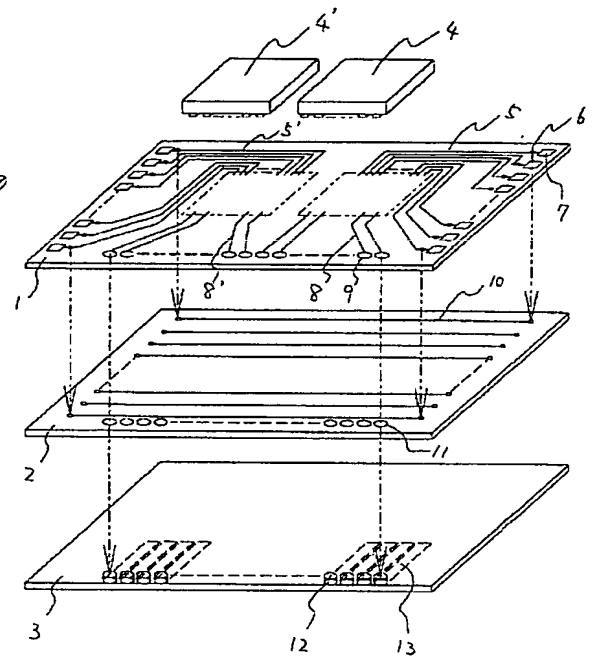
【図22】



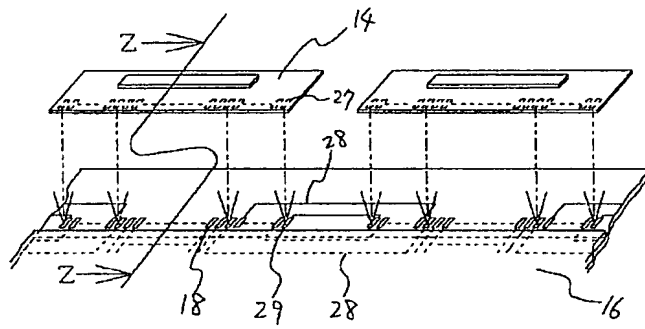
【図13】



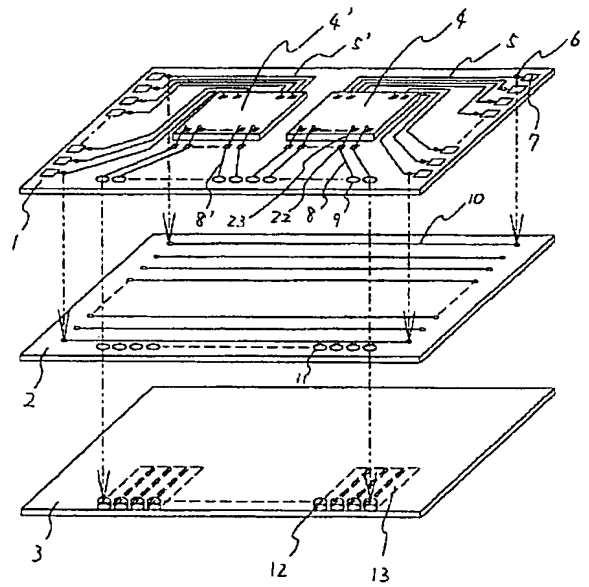
【図15】



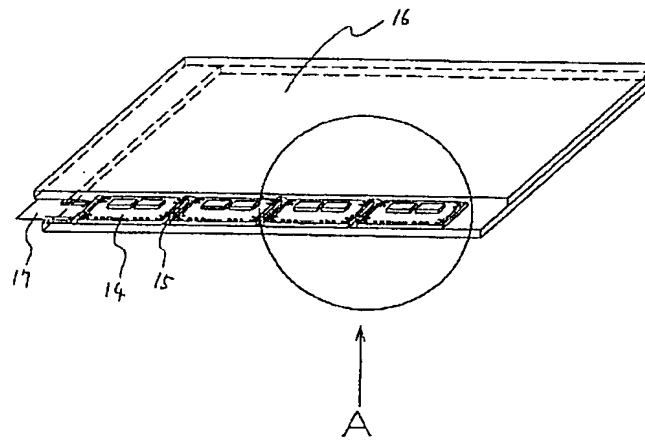
【図14】



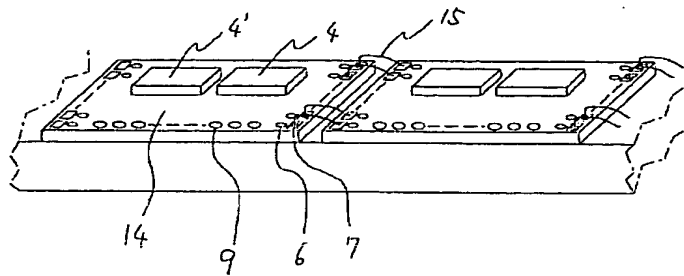
【図19】



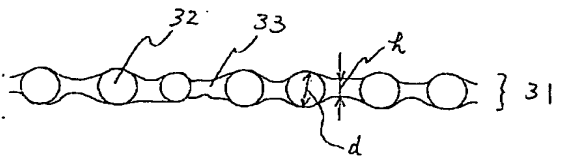
【図16】



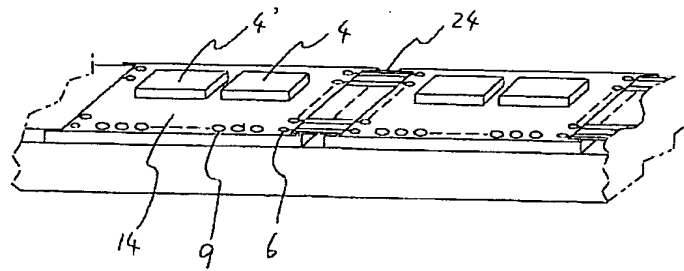
【図17】



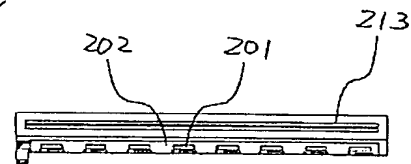
【図21】



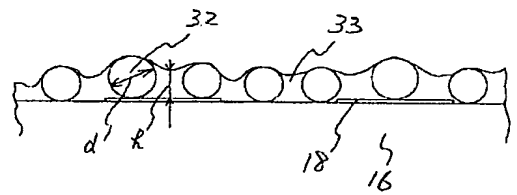
【図20】



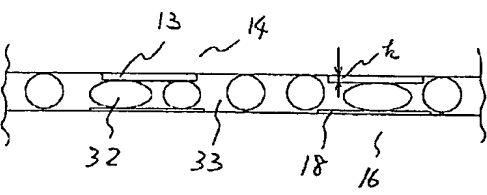
【図37】



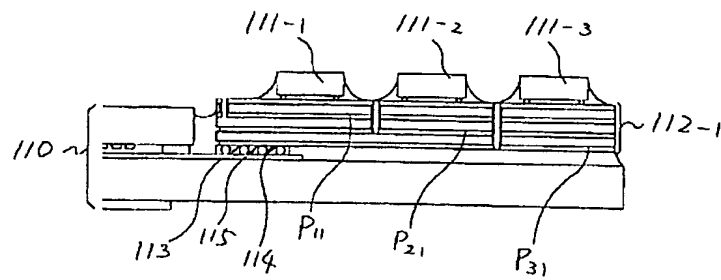
【図23】



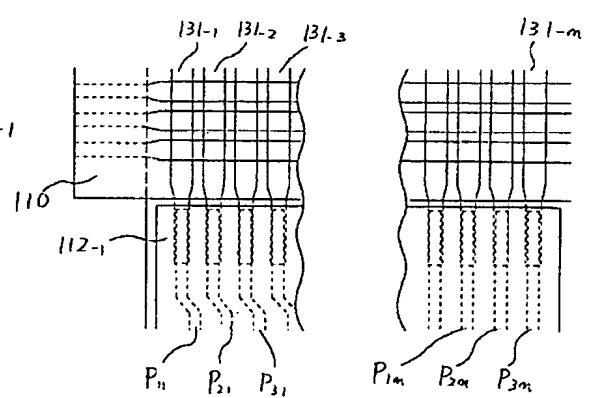
【図24】



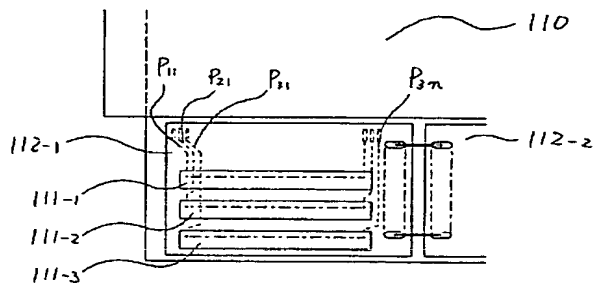
【図25】



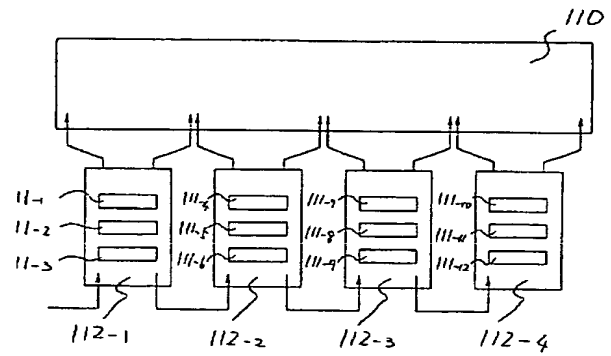
【図27】



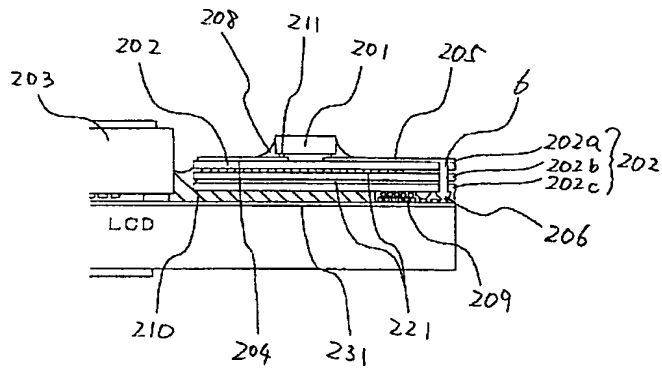
【図 26】



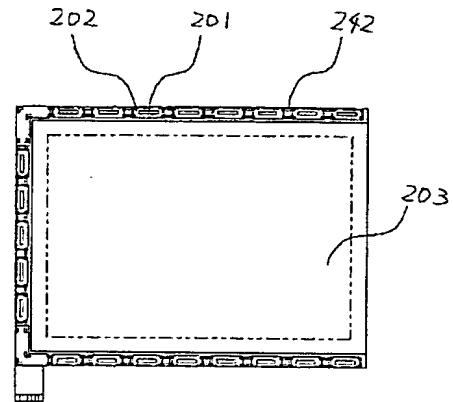
【図 28】



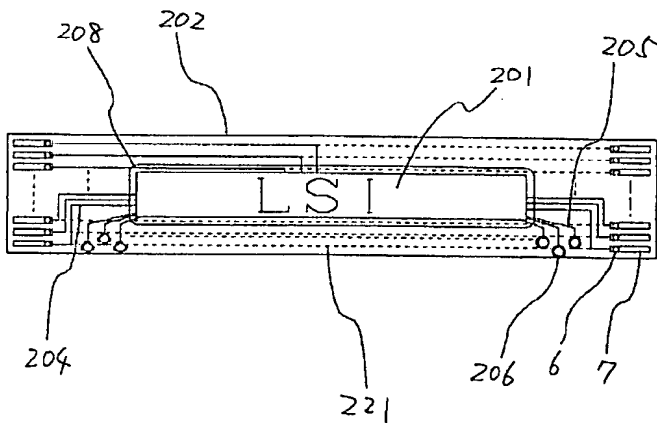
【図 29】



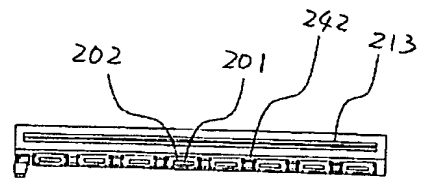
【図 32】



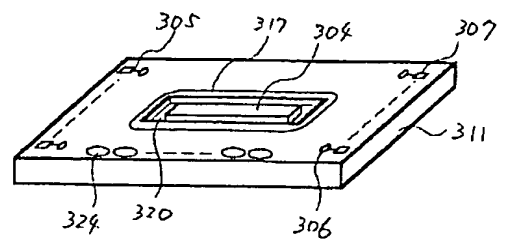
【図 30】



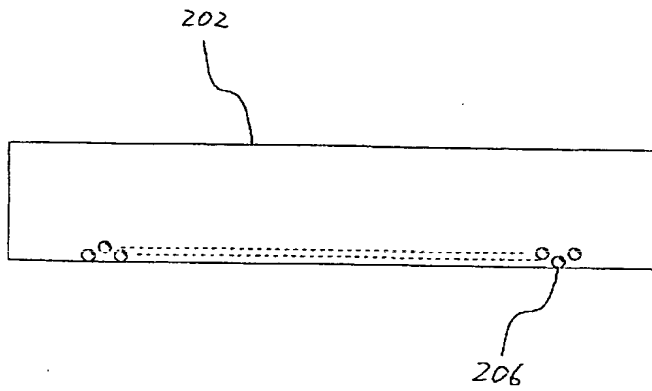
【図 36】



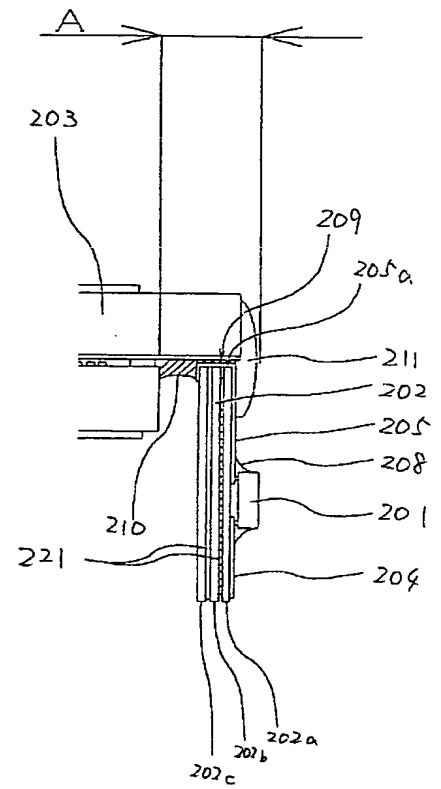
【図 44】



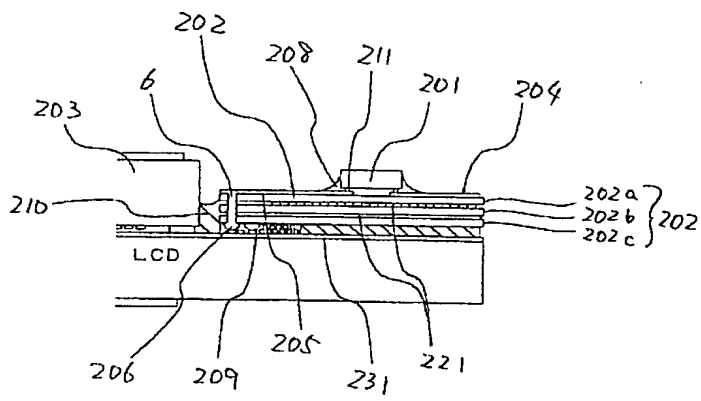
【図 31】



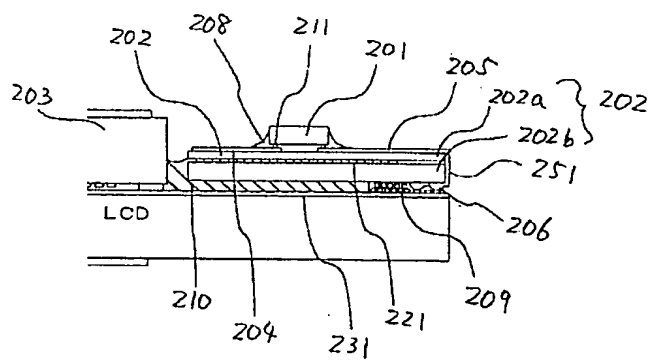
【図 39】



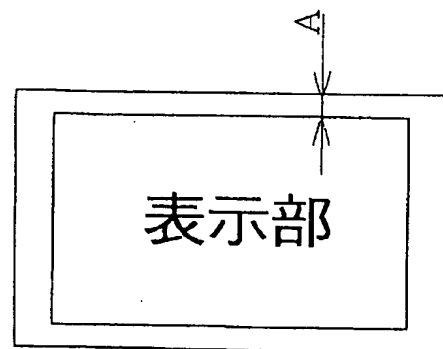
【図 33】



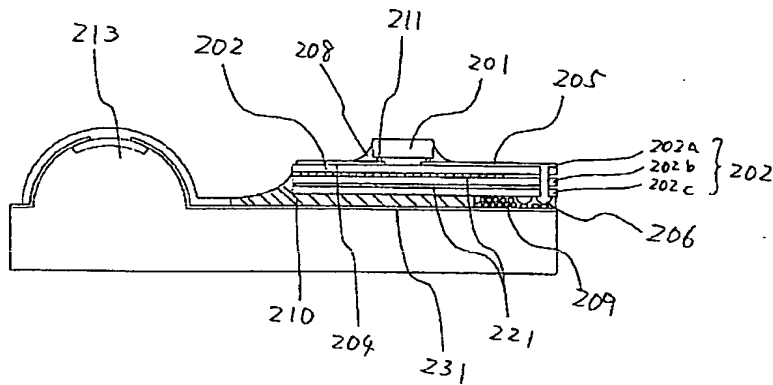
【図 34】



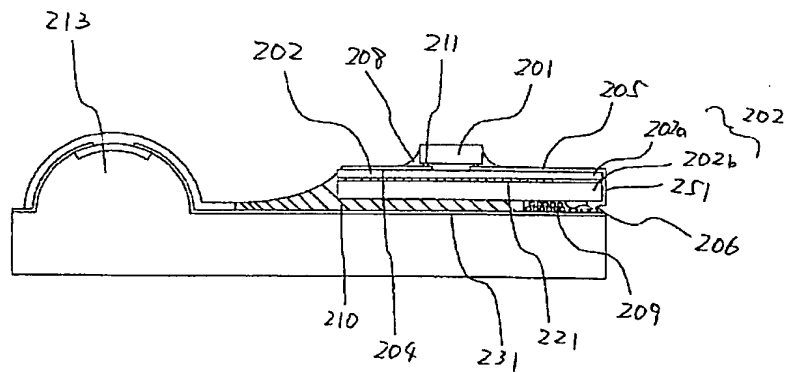
【図 40】



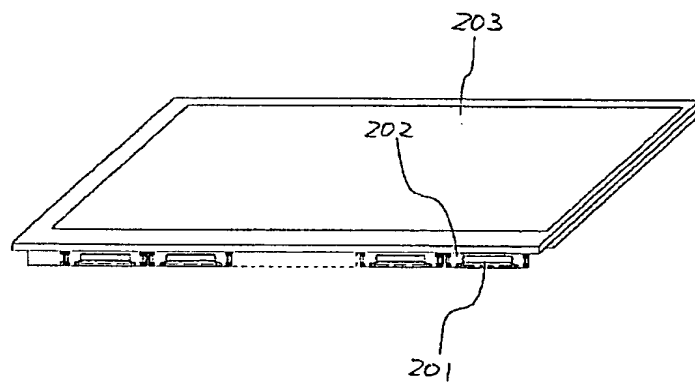
【図35】



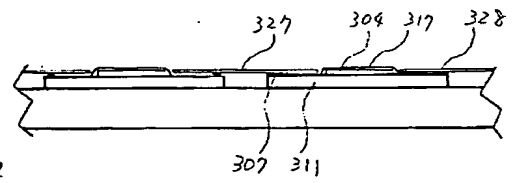
【図38】



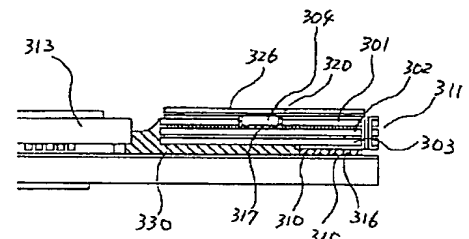
【図41】



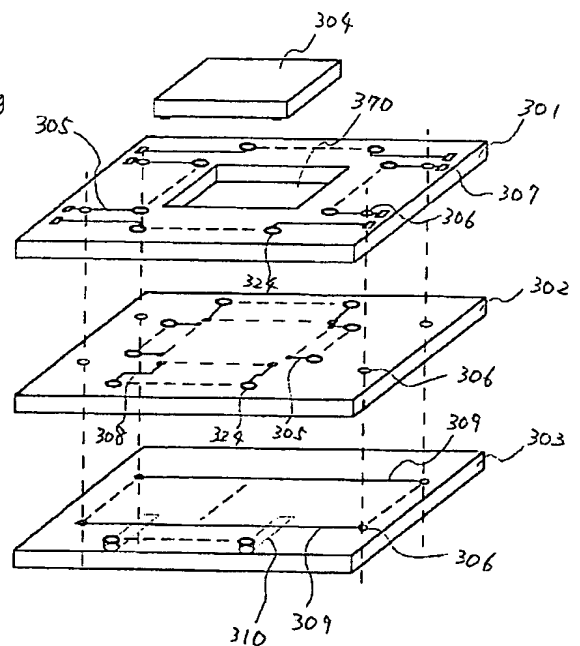
【図51】



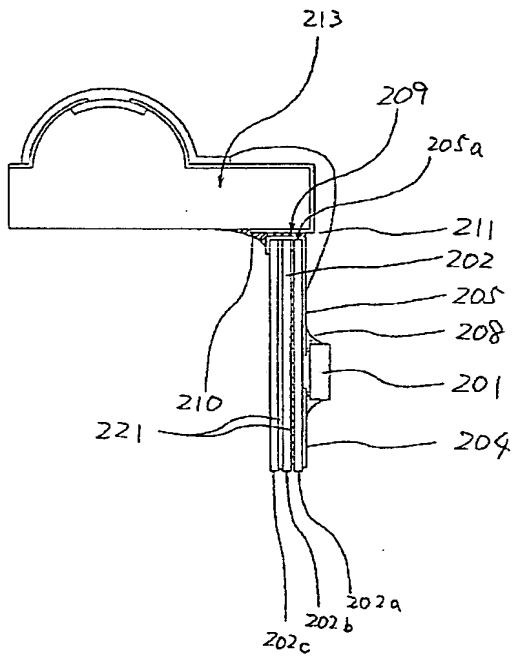
【図58】



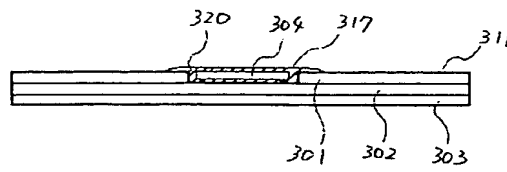
【図43】



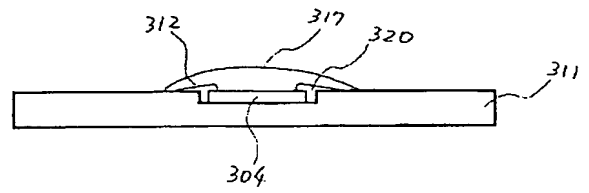
【図 4 2】



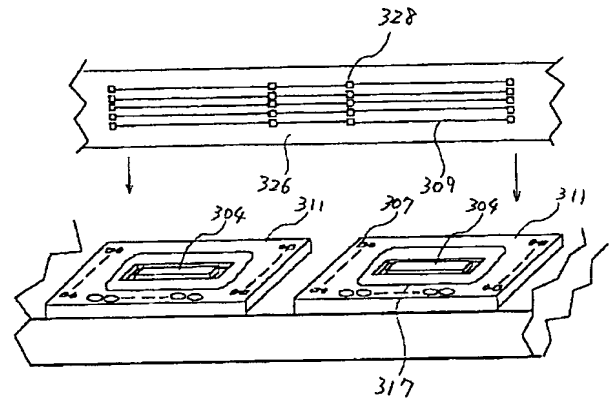
【図 4 5】



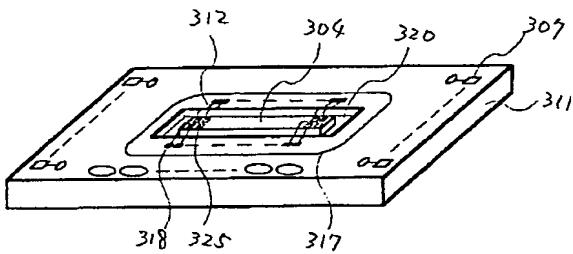
【図 4 7】



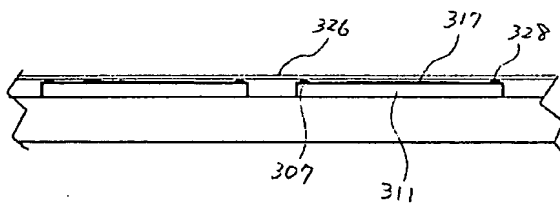
【図 4 8】



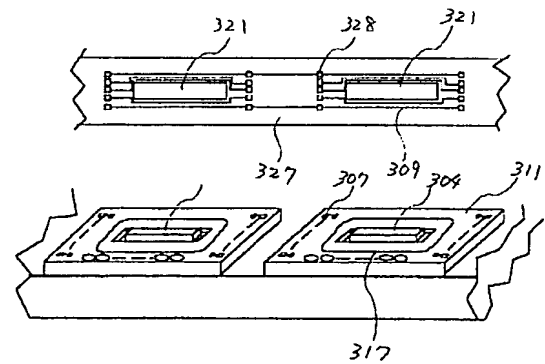
【図 4 6】



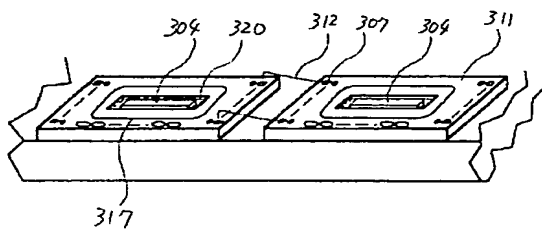
【図 4 9】



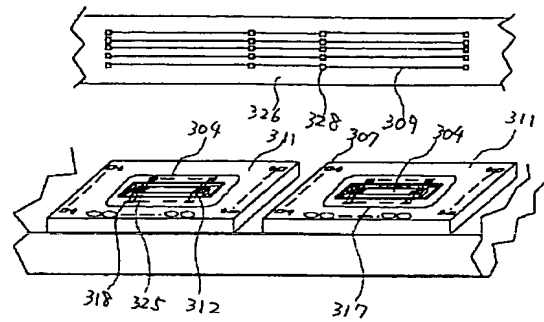
【図 5 0】



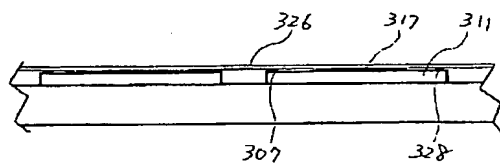
【図 52】



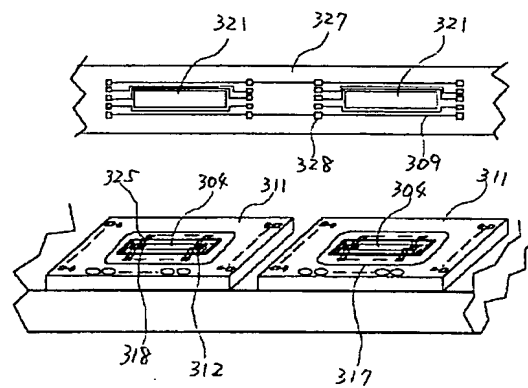
【図 53】



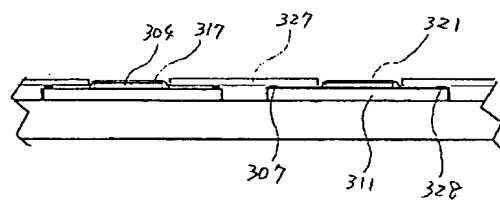
【図 54】



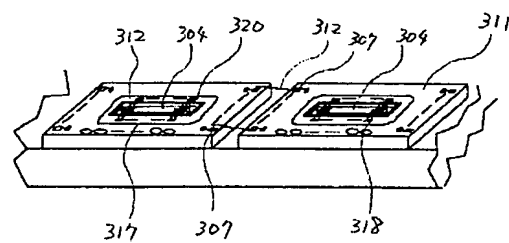
【図 55】



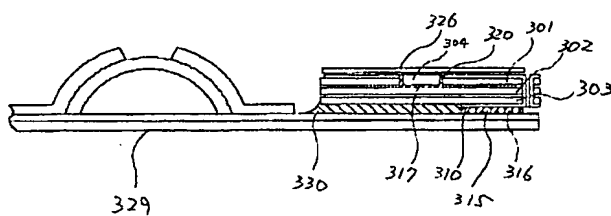
【図 56】



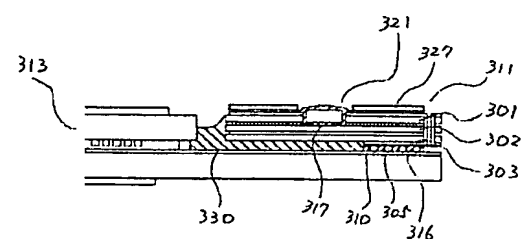
【図 57】



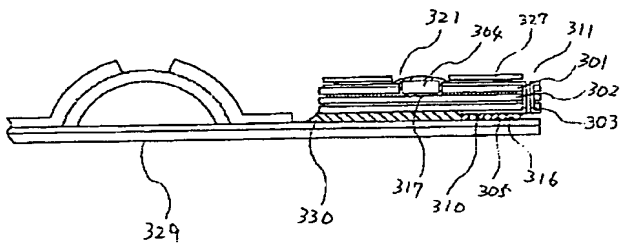
【図 59】



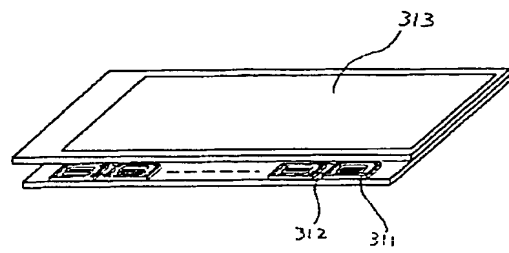
【図 60】



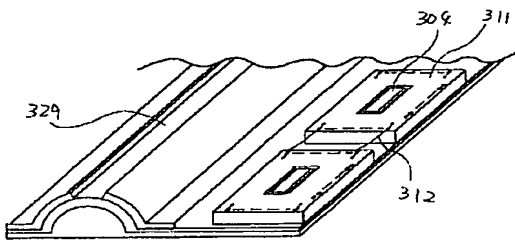
【図 6 1】



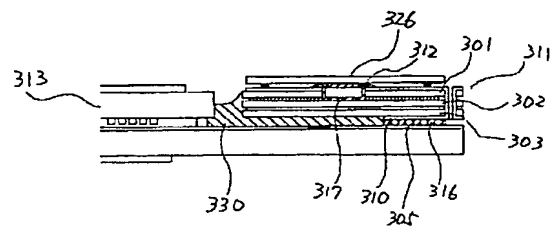
【図 6 2】



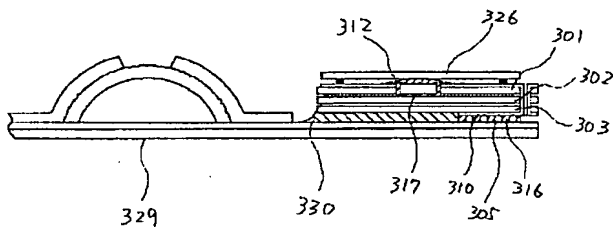
【図 6 3】



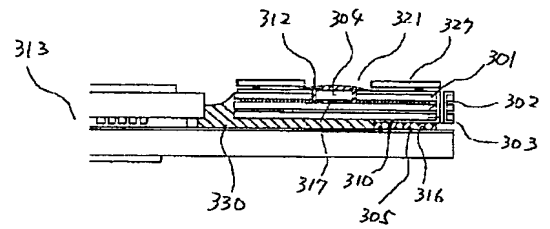
【図 6 4】



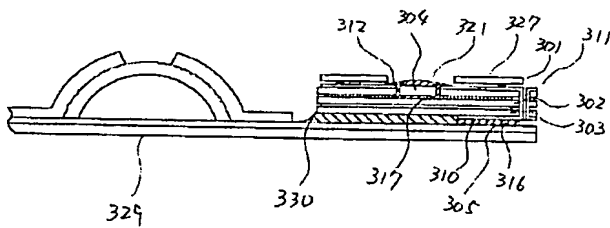
【図 6 5】



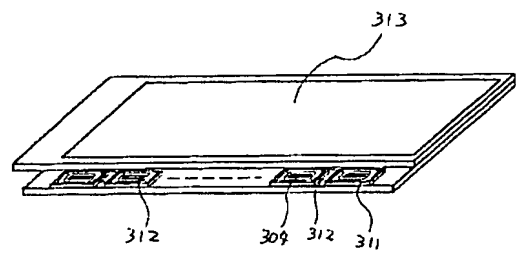
【図 6 6】



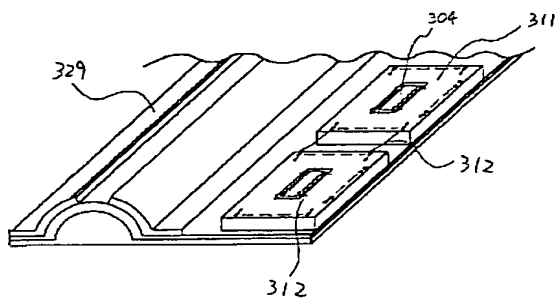
【図 6 7】



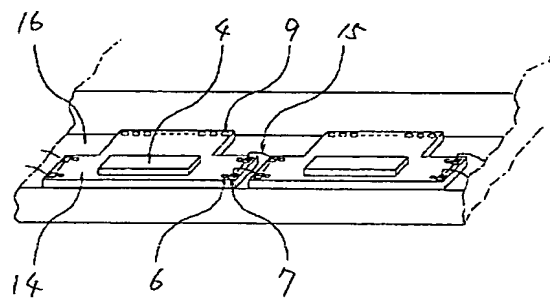
【図 6 8】



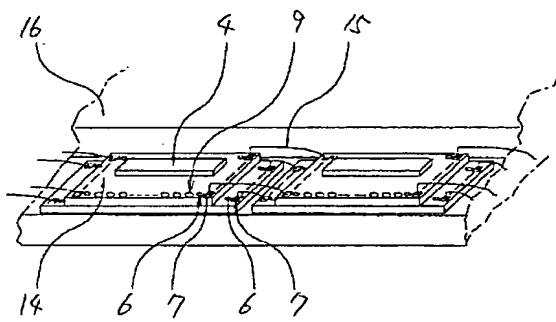
【図 69】



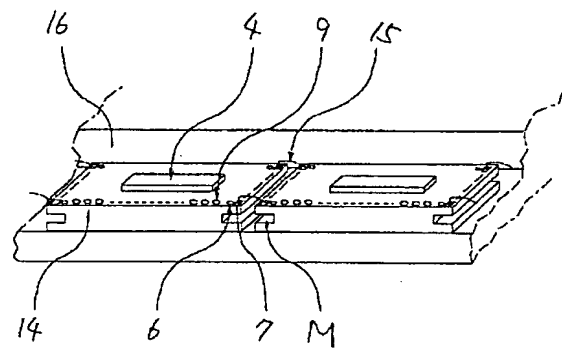
【図 70】



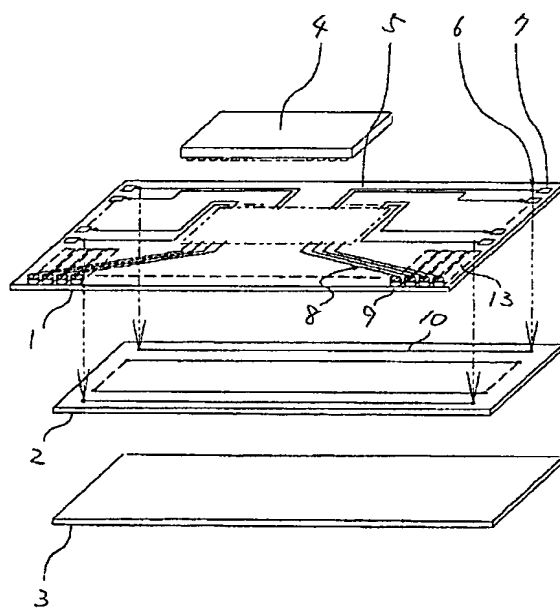
【図 71】



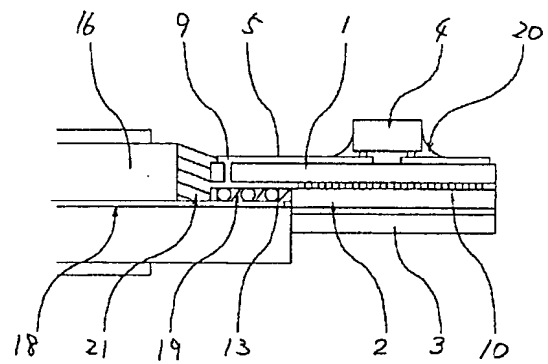
【図 72】



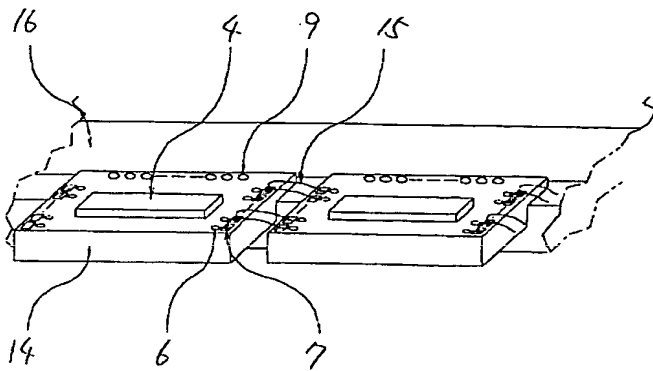
【図 73】



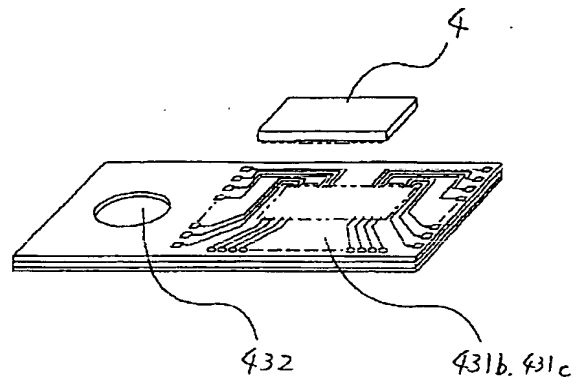
【図 74】



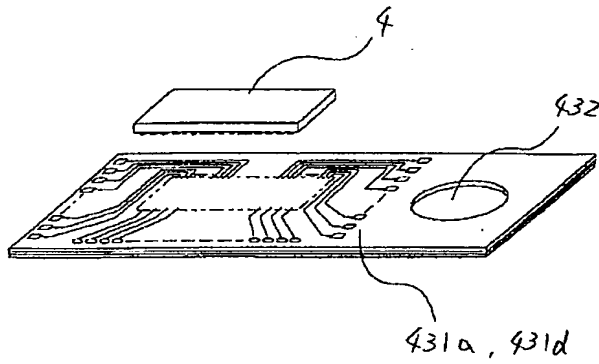
【図75】



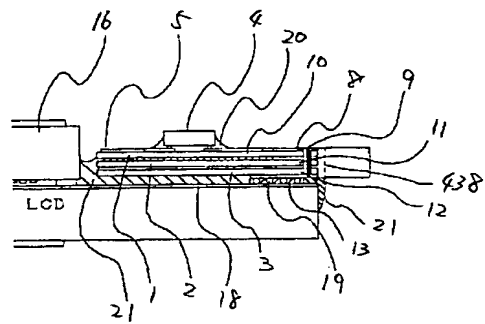
【図77】



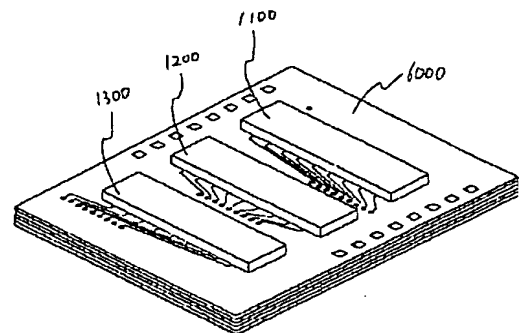
【図76】



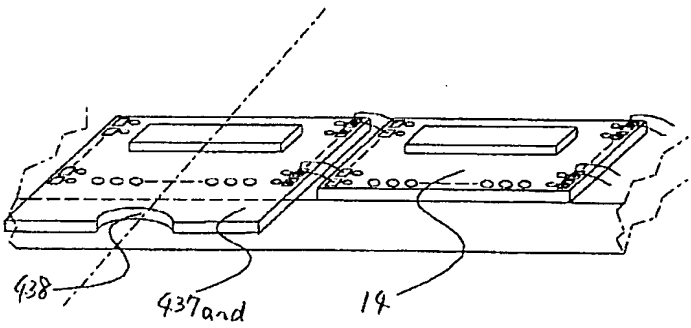
【図81】



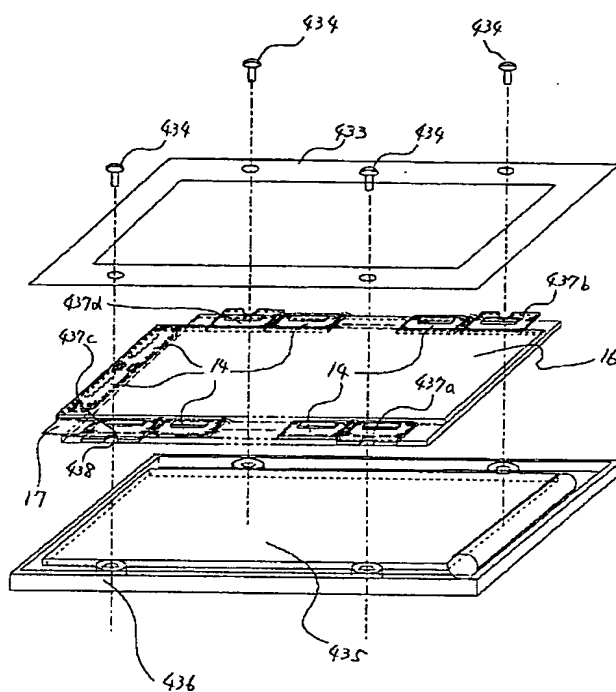
【図82】



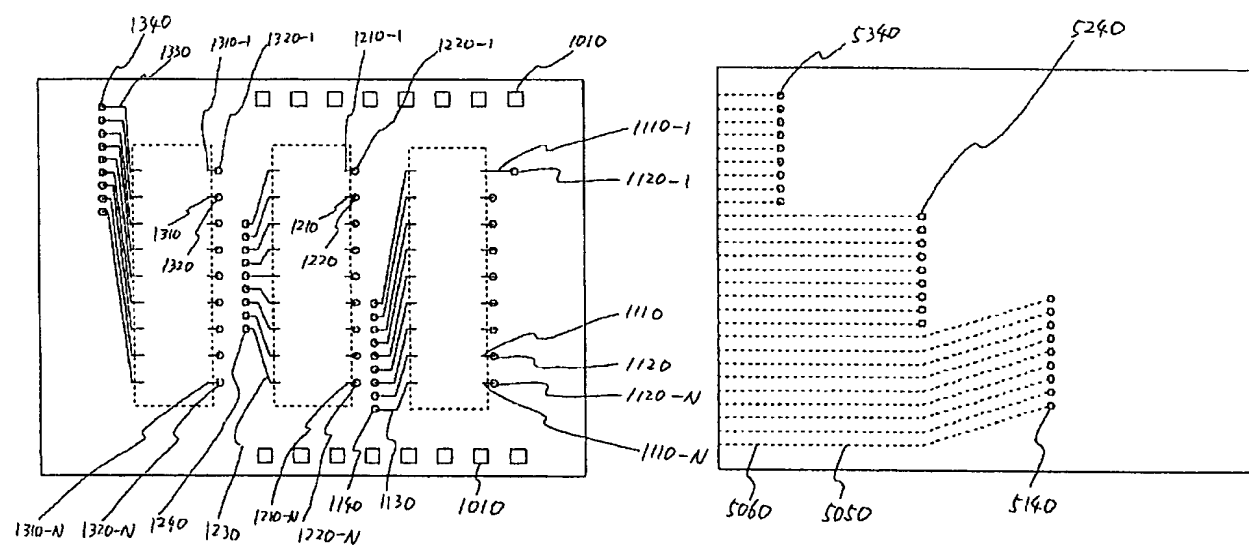
【図79】



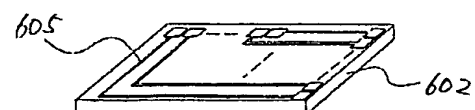
【図 80】



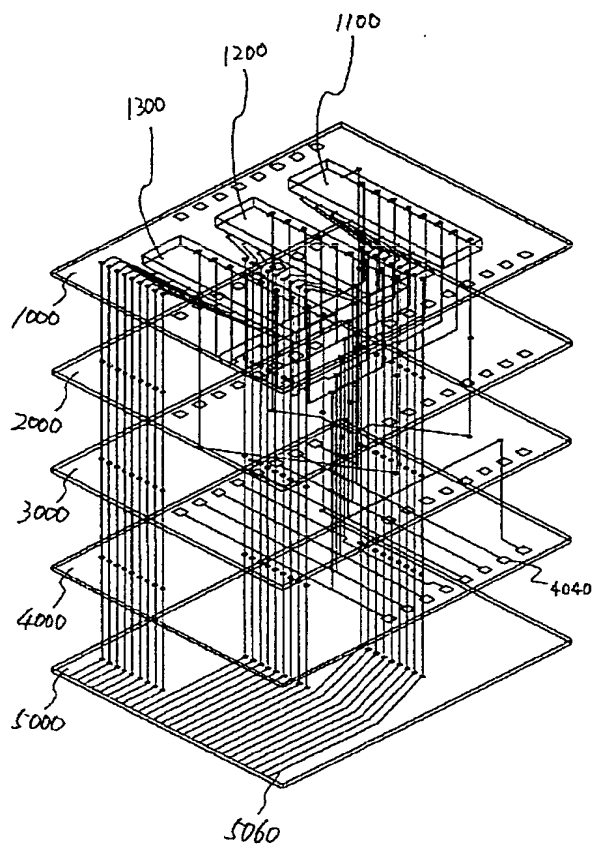
【図 88】



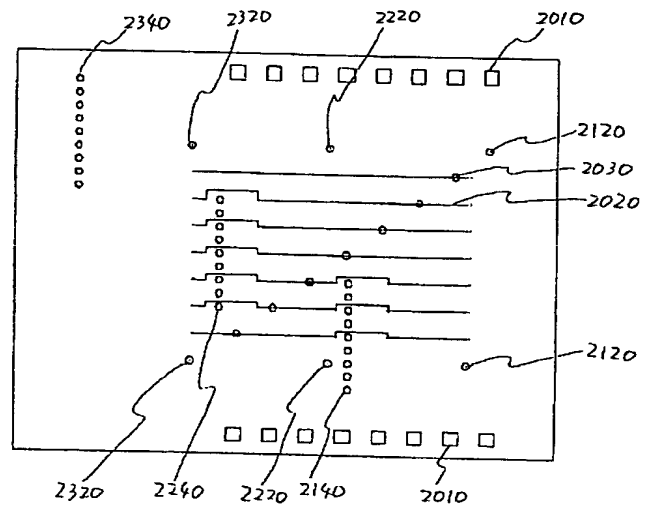
【例 9 5】



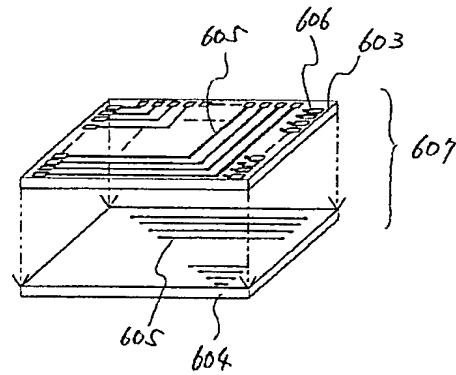
【図83】



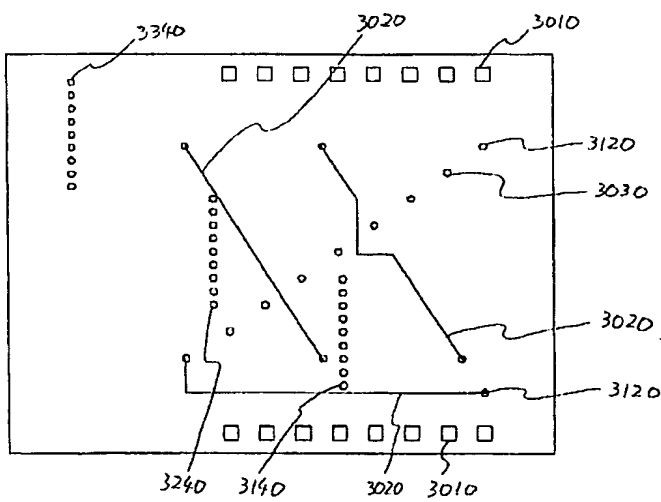
【図85】



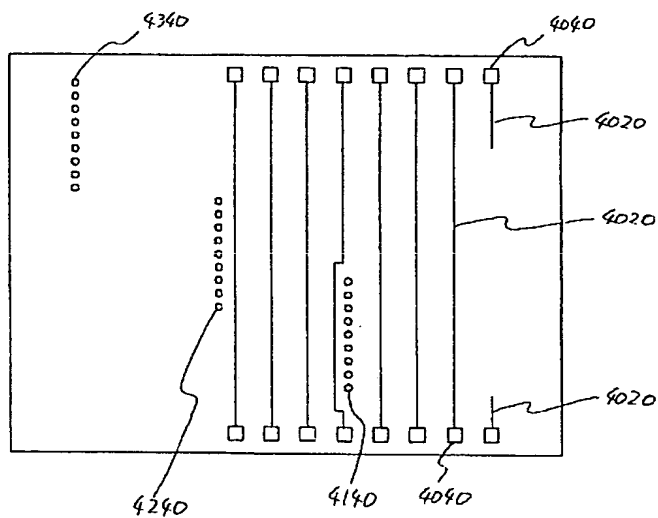
【図96】



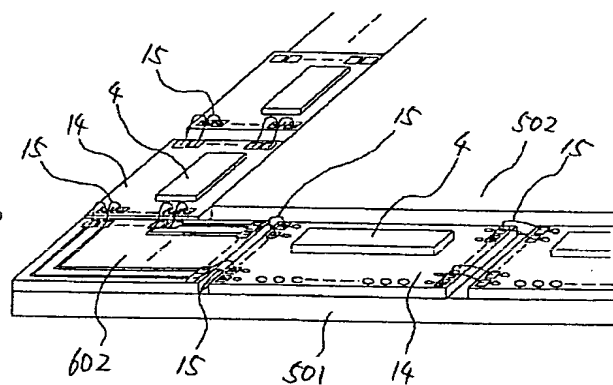
【図86】



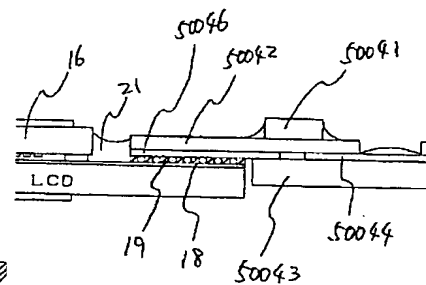
【図 87】



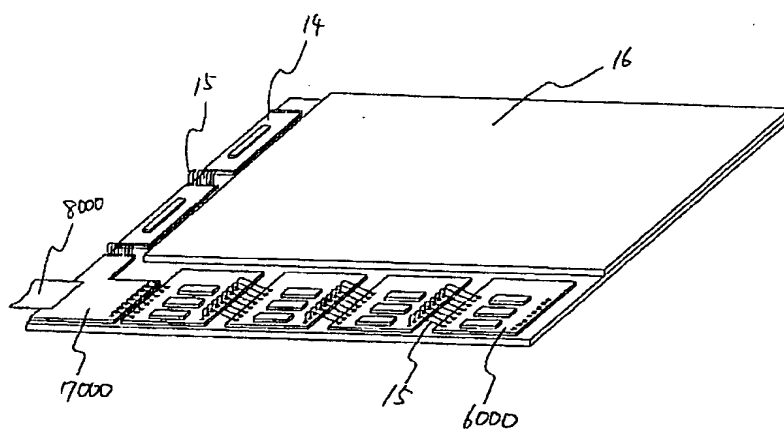
【図 98】



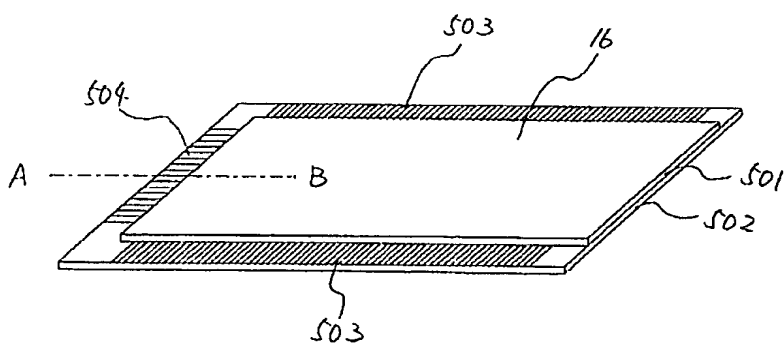
【図 108】



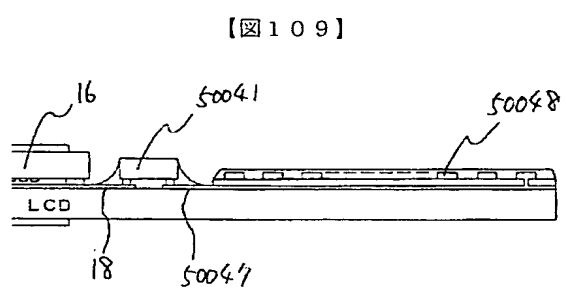
【図 89】



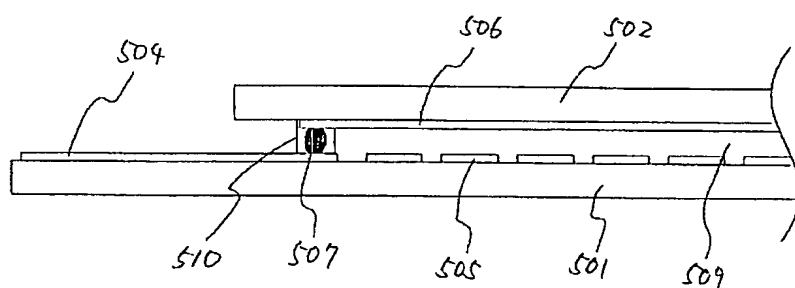
【図 90】



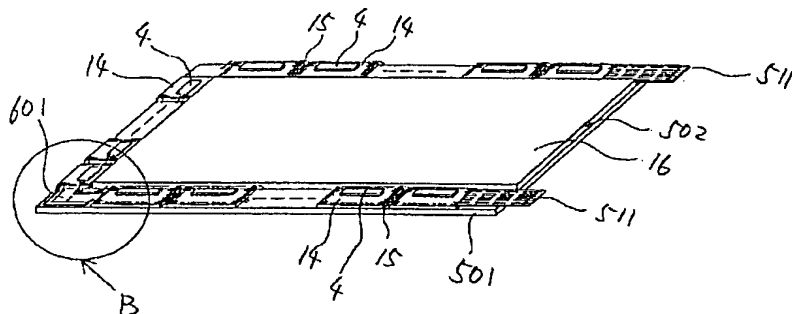
【図 9 1】



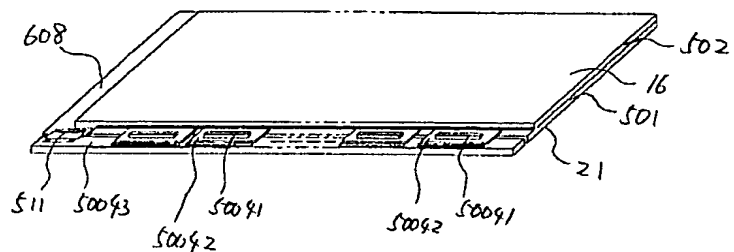
【図 9 2】



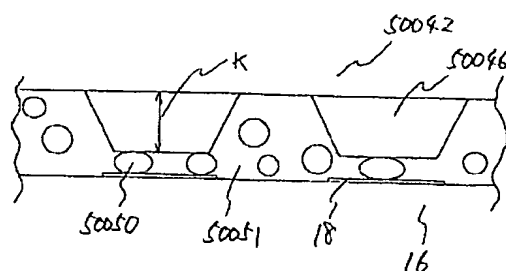
【图 9 3】



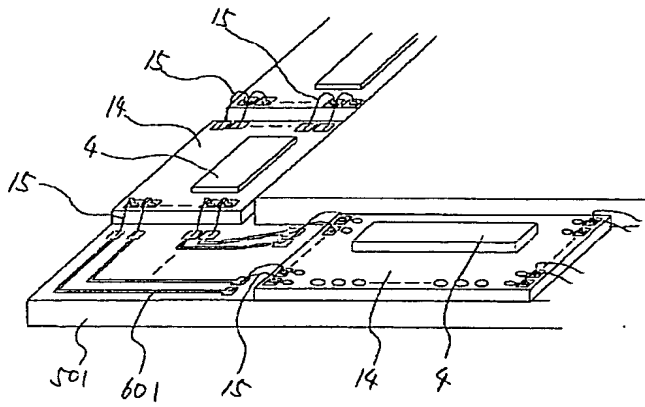
【図 104】



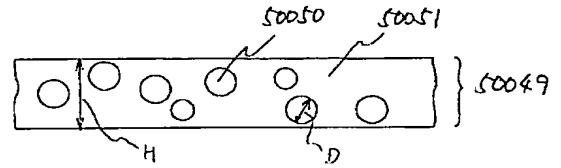
【図 1.1.1】



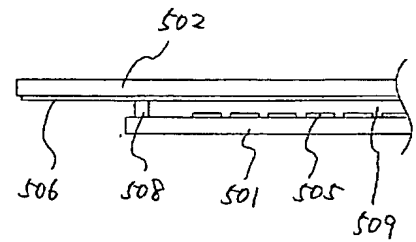
【図94】



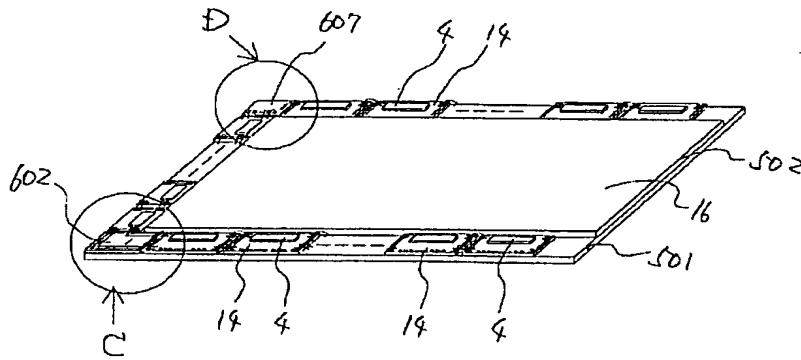
【図110】



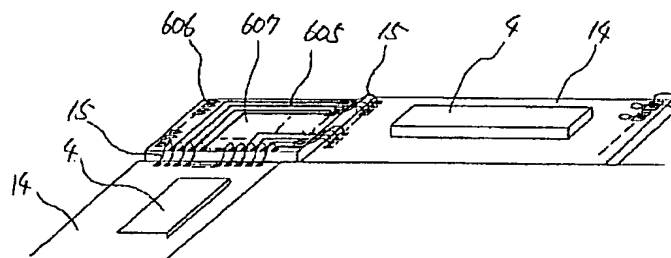
【図117】



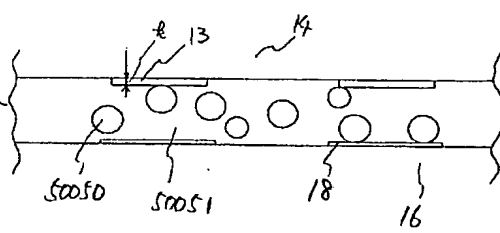
【図97】



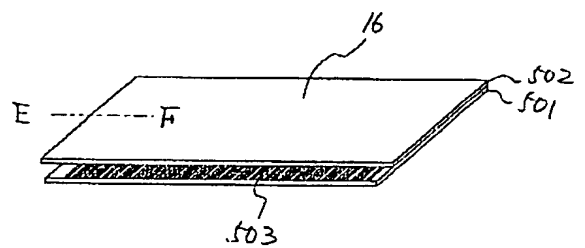
【図99】



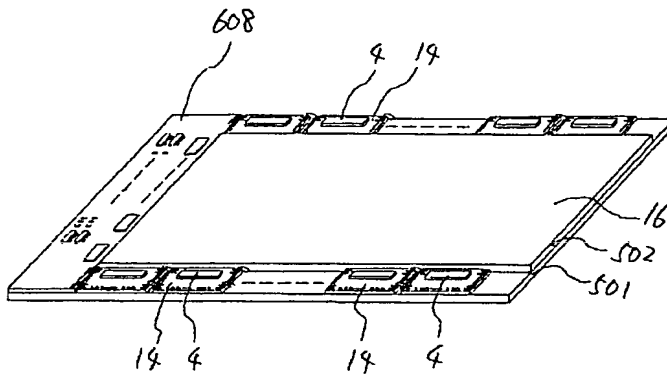
【図112】



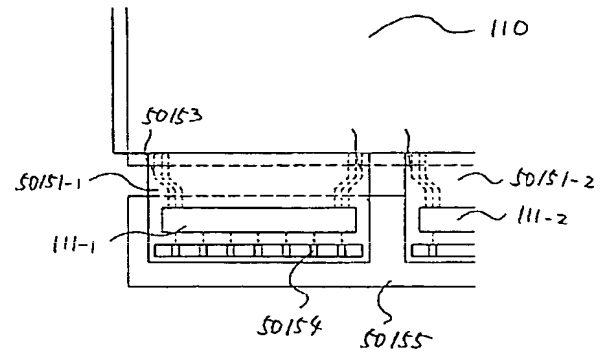
【図116】



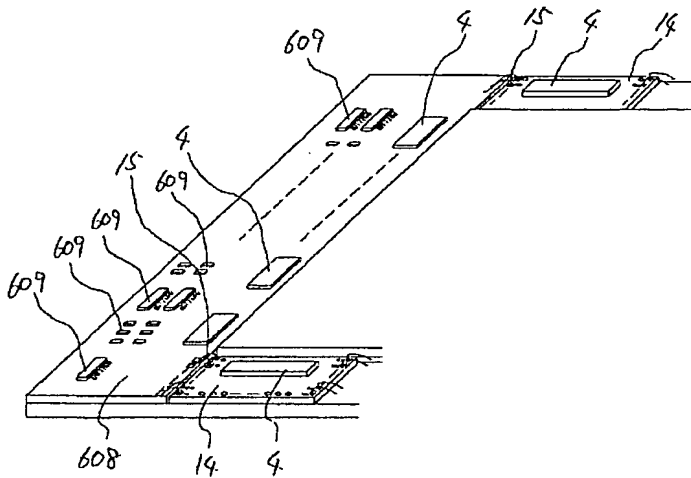
【図100】



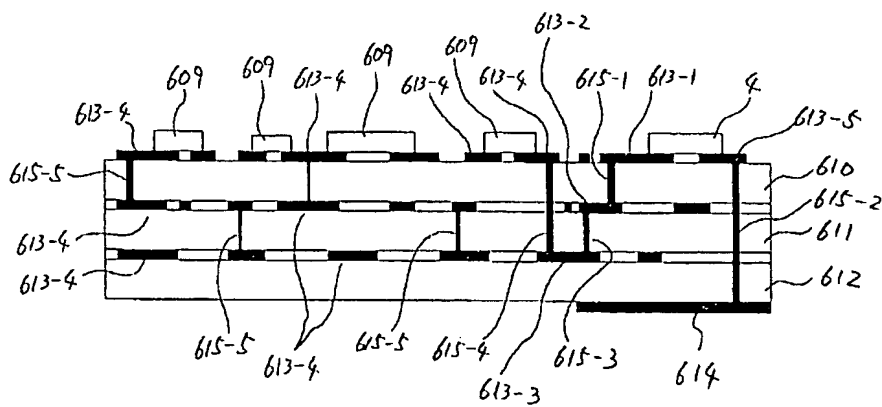
【図114】



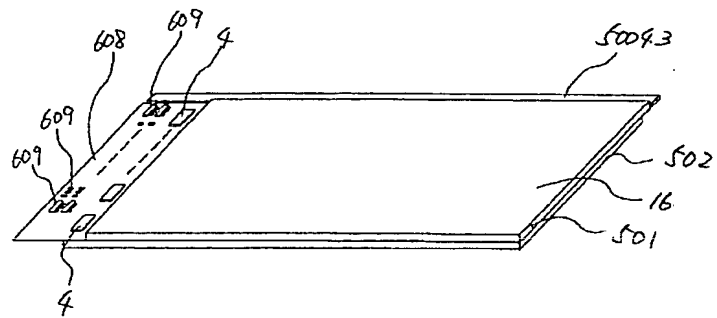
【図101】



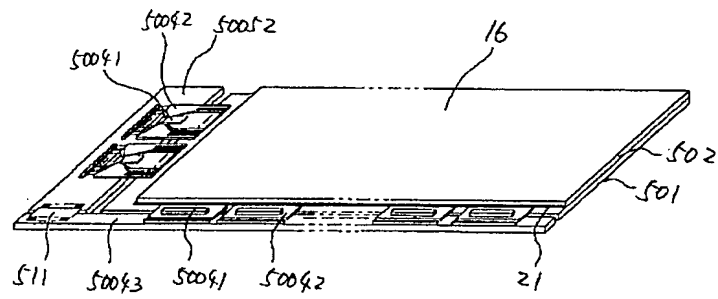
【図102】



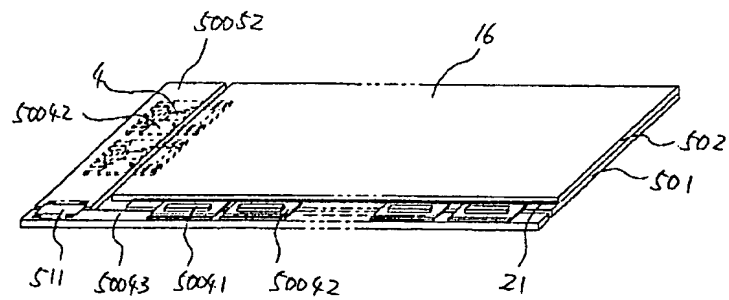
【図103】



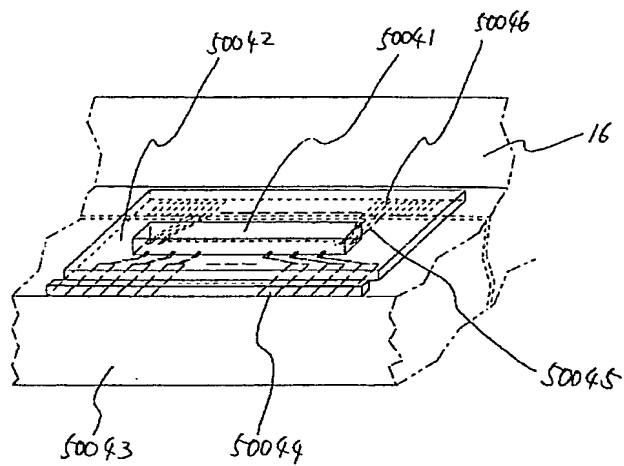
【図105】



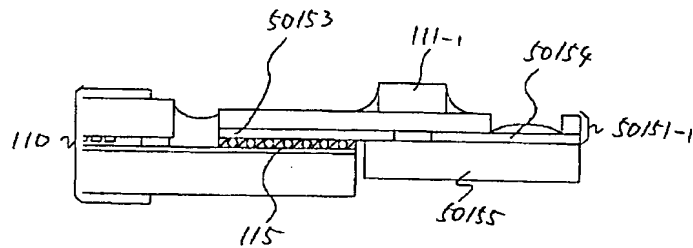
【図106】



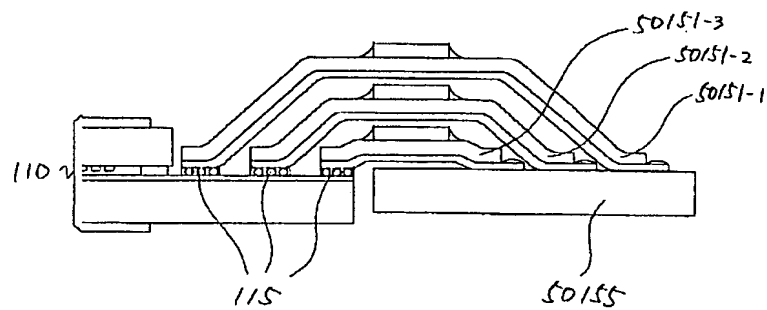
【図107】



【図113】



【図115】



フロントページの続き

(31) 優先権主張番号 特願平5-158611
 (32) 優先日 平5(1993)6月29日
 (33) 優先権主張国 日本(JP)

(31) 優先権主張番号 特願平5-158612
 (32) 優先日 平5(1993)6月29日
 (33) 優先権主張国 日本(JP)

(31) 優先権主張番号 特願平5-158613
 (32) 優先日 平 5 (1993) 6 月 29 日
 (33) 優先権主張国 日本 (J P)
 (31) 優先権主張番号 特願平5-163645
 (32) 優先日 平 5 (1993) 7 月 1 日
 (33) 優先権主張国 日本 (J P)
 (31) 優先権主張番号 特願平5-163646
 (32) 優先日 平 5 (1993) 7 月 1 日
 (33) 優先権主張国 日本 (J P)
 (31) 優先権主張番号 特願平5-163647
 (32) 優先日 平 5 (1993) 7 月 1 日
 (33) 優先権主張国 日本 (J P)
 (31) 優先権主張番号 特願平5-163648
 (32) 優先日 平 5 (1993) 7 月 1 日
 (33) 優先権主張国 日本 (J P)
 (31) 優先権主張番号 特願平5-182924
 (32) 優先日 平 5 (1993) 7 月 23 日
 (33) 優先権主張国 日本 (J P)
 (31) 優先権主張番号 特願平5-200865
 (32) 優先日 平 5 (1993) 8 月 12 日
 (33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平5-221389
 (32) 優先日 平 5 (1993) 9 月 6 日
 (33) 優先権主張国 日本 (J P)
 (72) 発明者 丸山 憲一
 長野県諏訪市大和 3 丁目 3 番 5 号セイコー
 エプソン株式会社内
 (72) 発明者 村松 永至
 長野県諏訪市大和 3 丁目 3 番 5 号セイコー
 エプソン株式会社内
 (72) 発明者 前田 謹一
 長野県諏訪市大和 3 丁目 3 番 5 号セイコー
 エプソン株式会社内
 (72) 発明者 桜 聖一
 長野県諏訪市大和 3 丁目 3 番 5 号セイコー
 エプソン株式会社内
 (72) 発明者 古市 一昭
 長野県諏訪市大和 3 丁目 3 番 5 号セイコー
 エプソン株式会社内
 (72) 発明者 望月 治規
 長野県諏訪市大和 3 丁目 3 番 5 号セイコー
 エプソン株式会社内

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第6部門第2区分
【発行日】平成13年8月3日（2001. 8. 3）

【公開番号】特開平7-120772
【公開日】平成7年5月12日（1995. 5. 12）
【年通号数】公開特許公報7-1208
【出願番号】特願平5-223623
【国際特許分類第7版】
G02F 1/1345
【FI】
G02F 1/1345

【手続補正書】

【提出日】平成12年9月8日（2000. 9. 8）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】液晶駆動用半導体チップを複数搭載した液晶表示装置において、前記液晶駆動用半導体チップが実装され、少なくとも前記チップへの入力配線パターンと前記チップからの出力配線パターンのある表面と、裏面と、その表面と裏面との間に少なくとも1層の中間層とを備えるとともに、前記中間層に前記入力配線または前記出力配線または両配線の一部を配線パターンとして備え、それぞれの配線をスルーホールを介して接続している多層基板を、パネル端子に電気的に接続し、かつ、複数の前記多層基板間が導通接続手段により電気的接続されてなることを特徴とする液晶表示装置。

【請求項2】請求項1において、前記液晶駆動用半導体チップは、フェイスダウンボンディングまたはワイヤーボンディングを用いて前記多層基板表面に実装されていることを特徴とする液晶表示装置。

【請求項3】請求項1において、前記多層基板の出力端子と前記パネル端子とが、異方性導電膜または異方性導電接着剤を用いて電気的接続されていることを特徴とする液晶表示装置。

【請求項4】請求項1において、前記多層基板間の導通手段として、ワイヤーボンディングまたはヒートシール接続またはフレキシブル基板接続を用いたことを特徴とする液晶表示装置。

【請求項5】請求項1において、前記多層基板間の導通手段として、パネル上の配線を用いたことを特徴とする液晶表示装置。

【請求項6】請求項5において、前記パネル上の配線を、パネル端子部とパネルセル内部とに配置したことを特徴とする液晶表示装置。

【請求項7】請求項5または6において、前記多層基板と前記パネル上の配線とが、異方性導電膜を用いて電気的接続されていることを特徴とする液晶表示装置。

【請求項8】請求項5または6において、前記多層基板と前記パネル上の配線とが、異方性導電接着剤を用いて電気的接続されていることを特徴とする液晶表示装置。

【請求項9】請求項7において、前記異方性導電膜は、接着剤厚みが導電粒子径よりも薄いことを特徴とする液晶表示装置。

【請求項10】請求項8において、前記異方性接着剤は、接着剤厚みが導電粒子径よりも薄いことを特徴とする液晶表示装置。

【請求項11】請求項1において、前記多層基板には、複数の液晶駆動用半導体チップが実装されていることを特徴とする液晶表示装置。

【請求項12】表示基板上に行電極群と列電極群とを設け、前記電極群に表示用駆動信号を半導体素子から供給してカラー画像表示する液晶表示装置において、バスライン及び接続端子を形成した多層基板に前記半導体素子を実装し、各カラー電極毎に独立した前記半導体素子出力用の配線を、前記表示基板より導出した電極端子に接続したことを特徴とする液晶表示装置。

【請求項13】請求項12において、前記半導体素子形状が矩形上で、かつ前記半導体素子の入力及び出力端子が、対向する長辺に沿って形成されていることを特徴とする液晶表示装置。

【請求項14】液晶駆動用半導体チップを搭載した液晶表示装置において、外部回路との接続端子と、第1配線パターンと、液晶パネルとの接続端子と、前記液晶駆動用半導体チップと、電源回路を構成する電子部品とを搭載する表面及び裏面と、その表面と裏面との間に少なくとも1層の中間層とを備えるとともに、前記中間層に前記第1配線パターンと接続される第2配線パターンを備えた多層基板を、パネル端子に電気的に接続したことを特徴とする液晶表示装置。

【請求項15】少なくとも一辺沿って出力端子を備え、

その辺と対向する辺に沿って入力端子を備えた半導体素子が、少なくとも出力配線パターン及び入力配線パターンを備えた多層基板に実装された半導体素子の実装構造において、前記多層基板の端子に、他の電子素子を接続するためのバンプを形成したことを特徴とする半導体素子の実装構造。

【請求項 1 6】少なくとも一边沿って出力端子を備え、その辺と対向する辺に沿って入力端子を備えた半導体素子を、少なくとも出力配線パターン及び入力配線パターンを備えた多層基板に実装する半導体素子の実装方法において、前記多層基板の端子にバンプを形成し、前記バンプによって前記多層基板と他の電子素子とを電気的接続したことを特徴とする半導体素子の実装方法。

【請求項 1 7】少なくとも一边沿って出力端子を備え、その辺と対向する辺に沿って入力端子を備えた半導体素子が、少なくとも出力配線パターン及び入力配線パターンを備えた多層基板に実装された半導体素子の実装構造において、前記多層基板の側面部に電子素子接続用の端子を形成し、前記多層基板面と前記電子素子面とがほぼ垂直となるように、前記端子を用いて前記多層基板を前記電子素子に実装したことを特徴とする半導体素子の実装構造。

【請求項 1 8】半導体素子が実装され、少なくとも前記半導体素子への入力配線パターンと前記半導体素子からの出力配線パターンのある表面と、外部端子と接続される出力端子を備えた裏面と、その表面と裏面との間に少なくとも 1 層の中間層とを備えるとともに、前記中間層に前記入力配線または前記出力配線または両配線の一部を配線パターンとして備え、それぞれの配線をスルーホールを介して接続している多層基板の、少なくとも第 1 層目に前記半導体素子を実装するための開口部を設けたことを特徴とする半導体素子の実装構造。

【請求項 1 9】請求項 1 8 において、前記半導体素子を、前記開口部を介して前記多層基板の第 2 層の表面に実装したことを特徴とする半導体素子の実装構造。

【請求項 2 0】請求項 1 8 または 1 9 において、更に、複数の前記多層基板間を接続する F P C を備え、入力信号用のバス配線を前記 F P C に設けたことを特徴とする半導体素子の実装構造。

【請求項 2 1】請求項 2 0 において、前記 F P C の前記半導体素子に対応する位置に開口部を設けたことを特徴とする半導体素子の実装構造。

【請求項 2 2】請求項 1 5、1 6 乃至 2 1 のいずれかに記載の半導体素子の実装構造を用いたことを特徴とする電子光学装置。

【請求項 2 3】請求項 1 5、1 7 乃至 2 1 にいずれかに記載の半導体素子の実装構造を用いたことを特徴とする電子印字装置。

【請求項 2 4】請求項 1 乃至 1 4 のいずれかにおいて、前記多層基板する辺の少なくとも一部に凸部または凹部

を設けたことを特徴とする液晶表示装置。

【請求項 2 5】請求項 1 乃至 1 4 のいずれかにおいて、前記多層基板のいずれか 1 の層を他の層より小さくしたことを特徴とする液晶表示装置。

【請求項 2 6】請求項 1 乃至 1 4 のいずれかにおいて、前記多層基板に取り付け用の穴を設けたことを特徴とする液晶表示装置。

【請求項 2 7】請求項 1 乃至 1 4 のいずれかにおいて、前記多層基板に取り付け用の切り欠きを設けたことを特徴とする液晶表示装置。

【請求項 2 8】請求項 1 乃至 1 4 のいずれかにおいて、2 枚の基板間に液晶を挟持してなる液晶表示パネルを備え、一方の基板上の電極を他方の基板上に形成された接続端子パターンに接続し、液晶駆動回路との接続端子が前記他方の基板上にのみ形成されていることを特徴とする液晶表示装置。

【請求項 2 9】請求項 2 8 において、前記 2 枚の基板間に挟持される液晶を封入するシール材を兼ねた導電材により前記一方の基板上の電極を前記接続端子パターンに接続したことを特徴とする液晶表示装置。

【請求項 3 0】請求項 2 8 または 2 9 において、X 側駆動回路と Y 側駆動回路とが隣接するコーナー部に、前記 X 側駆動回路と前記 Y 側駆動回路とを接続するための基板を配置したことを特徴とする液晶表示装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 1

【補正方法】変更

【補正内容】

【0 0 0 1】

【産業上の利用分野】本発明は、半導体素子の実装構造及びそれを用いた電子光学装置並びに電子印字装置に関するものであり、また、液晶駆動用半導体チップを搭載した液晶表示装置に関するものである。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 0

【補正方法】変更

【補正内容】

【0 0 2 0】

【課題を解決するための手段】本発明の液晶表示装置は、液晶駆動用半導体チップを複数搭載した液晶表示装置において、前記液晶駆動用半導体チップが実装され、少なくとも前記チップへの入力配線パターンと前記チップからの出力配線パターンのある表面と、裏面と、その表面と裏面との間に少なくとも 1 層の中間層とを備えるとともに、前記中間層に前記入力配線または前記出力配線または両配線の一部を配線パターンとして備え、それぞれの配線をスルーホールを介して接続している多層基板を、パネル端子に電気的に接続し、かつ、複数の前記

多層基板間が導通接続手段により電氣的接続されてなることを特徴とする。本発明の液晶表示装置は、表示基板上に行電極群と列電極群とを設け、前記電極群に表示用駆動信号を半導体素子から供給してカラー画像表示する液晶表示装置において、バスライン及び接続端子を形成した多層基板に前記半導体素子を実装し、各カラー電極毎に独立した前記半導体素子出力用の配線を、前記表示基板より導出した電極端子に接続したことを特徴とする。本発明の液晶表示装置は、液晶駆動用半導体チップを搭載した液晶表示装置において、外部回路との接続端子と、第1配線パターンと、液晶パネルとの接続端子と、前記液晶駆動用半導体チップと、電源回路を構成する電子部品とを搭載する表面及び裏面と、その表面と裏面との間に少なくとも1層の中間層とを備えるとともに、前記中間層に前記第1配線パターンと接続される第2配線パターンを備えた多層基板を、パネル端子に電氣的に接続したことを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正内容】

【0021】本発明の半導体素子の実装構造は、少なくとも一辺沿って出力端子を備え、その辺と対向する辺に沿って入力端子を備えた半導体素子が、少なくとも出力配線パターン及び入力配線パターンを備えた多層基板に実装された半導体素子の実装構造において、前記多層基板の端子に、他の電子素子を接続するためのバンプを形成したことを特徴とする。本発明の半導体素子の実装構造は、少なくとも一辺沿って出力端子を備え、その辺と対向する辺に沿って入力端子を備えた半導体素子が、少なくとも出力配線パターン及び入力配線パターンを備えた多層基板に実装された半導体素子の実装構造において、前記多層基板の側面部に電子素子接続用の端子を形成し、前記多層基板面と前記電子素子面とがほぼ垂直となるように、前記端子を用いて前記多層基板を前記電子素子に実装したことを特徴とする。本発明の半導体素子

の実装構造は、半導体素子が実装され、少なくとも前記半導体素子への入力配線パターンと前記半導体素子からの出力配線パターンのある表面と、外部端子と接続される出力端子を備えた裏面と、その表面と裏面との間に少なくとも1層の中間層とを備えるとともに、前記中間層に前記入力配線または前記出力配線または両配線の一部を配線パターンとして備え、それぞれの配線をスルーホールを介して接続している多層基板の、少なくとも第1層目に前記半導体素子を実装するための開口部を設けたことを特徴とする。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正内容】

【0022】本発明の半導体素子の実装方法は、少なくとも一辺沿って出力端子を備え、その辺と対向する辺に沿って入力端子を備えた半導体素子を、少なくとも出力配線パターン及び入力配線パターンを備えた多層基板に実装する半導体素子の実装方法において、前記多層基板の端子にバンプを形成し、前記バンプによって前記多層基板と他の電子素子とを電氣的接続したことを特徴とする。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正内容】

【0023】本発明の電子光学装置は、上記の半導体素子の実装構造を用いたことを特徴とする。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0024

【補正方法】変更

【補正内容】

【0024】本発明の電子印字装置は、上記の半導体素子の実装構造を用いたことを特徴とする。